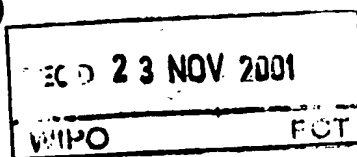


5T

特 許 協 力 条 約

P C T

国際予備審査報告

(法第12条、法施行規則第56条)
[PCT36条及びPCT規則70]

出願人又は代理人 の書類記号 P 2 3 6 8 7 - P 0	今後の手続きについては、国際予備審査報告の送付通知（様式PCT/ IPEA/416）を参照すること。	
国際出願番号 PCT/J P 0 0 / 0 6 8 9 3	国際出願日 (日.月.年) 0 4 . 1 0 . 0 0	優先日 (日.月.年) 0 4 . 1 0 . 9 9
国際特許分類 (IPC) I n t . C l ' G 0 9 G 3 / 0 0 , G 0 9 G 5 / 0 0		
出願人 (氏名又は名称) 松下電器産業株式会社		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条 (PCT36条) の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 4 ページからなる。 <input type="checkbox"/> この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。 (PCT規則70.16及びPCT実施細則第607号参照) この附属書類は、全部で ページである。
3. この国際予備審査報告は、次の内容を含む。 I <input checked="" type="checkbox"/> 国際予備審査報告の基礎 II <input type="checkbox"/> 優先権 III <input type="checkbox"/> 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成 IV <input type="checkbox"/> 発明の単一性の欠如 V <input checked="" type="checkbox"/> PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明 VI <input checked="" type="checkbox"/> ある種の引用文献 VII <input type="checkbox"/> 国際出願の不備 VIII <input type="checkbox"/> 国際出願に対する意見

国際予備審査の請求書を受理した日 1 4 . 0 3 . 0 1	国際予備審査報告を作成した日 3 1 . 1 0 . 0 1	
名称及びあて先 日本国特許庁 (IPEA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 村 田 尚 英	2 G 8 1 1 7
電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 6 2 3 1		

様式PCT/IPEA/409 (表紙) (1998年7月)

D

I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に
 応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。
 PCT規則70.16, 70.17)

☒ 出願時の国際出願書類

- ☐ 明細書 第 _____ ページ、 出願時に提出されたもの
 明細書 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
 明細書 第 _____ ページ、 _____ 付の書簡と共に提出されたもの
- ☐ 請求の範囲 第 _____ 項、 出願時に提出されたもの
 請求の範囲 第 _____ 項、 PCT19条の規定に基づき補正されたもの
 請求の範囲 第 _____ 項、 国際予備審査の請求書と共に提出されたもの
 請求の範囲 第 _____ 項、 _____ 付の書簡と共に提出されたもの
- ☐ 図面 第 _____ ページ/図、 出願時に提出されたもの
 図面 第 _____ ページ/図、 国際予備審査の請求書と共に提出されたもの
 図面 第 _____ ページ/図、 _____ 付の書簡と共に提出されたもの
- ☐ 明細書の配列表の部分 第 _____ ページ、 出願時に提出されたもの
 明細書の配列表の部分 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
 明細書の配列表の部分 第 _____ ページ、 _____ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である _____ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語
☐ PCT規則48.3(b)にいう国際公開の言語
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出されたフレキシブルディスクによる配列表
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記録した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

- ☐ 明細書 第 _____ ページ
☐ 請求の範囲 第 _____ 項
☐ 図面 図面の第 _____ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)

V. 新規性、進歩性又は産業上の利用可能性についての法第12条（PCT35条(2)）に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)	請求の範囲	1-70	有
	請求の範囲		無
進歩性 (IS)	請求の範囲	6, 11-15, 18, 23, 25-33, 39, 44-48, 51, 57-67	有
	請求の範囲	1-5, 7-10, 16, 17, 19-22, 24, 34-38, 40-43, 49, 50,	無
	請求の範囲	52-56, 68-70	無
産業上の利用可能性 (IA)	請求の範囲	1-70	有
	請求の範囲		無

2. 文献及び説明 (PCT規則70.7)

- 文献1. JP, 11-85104, A (株式会社エヌエイチケイテクニカルサービス) 30. 3月. 1999 (30. 03. 99) 全文、全図
 文献2. JP, 6-236161, A (ソニー株式会社) 23. 8月. 1994 (23. 08. 94) 全文、全図
 文献3. JP, 10-31450, A (キャノン株式会社) 3. 2月. 1998 (03. 02. 98) 全文、全図
 文献4. JP, 11-344949, A (ソニー株式会社) 14. 12月. 1999 (14. 12. 99) 全文、全図
 文献5. JP, 8-314412, A (日本電気株式会社) 29. 11月. 1996 (29. 11. 96) 全文、全図

請求項 1-5, 7-10, 16, 17, 19-22, 24, 34-38, 40-43, 49, 50, 52-56, 68-70

文献1には、画像表示面の発光時の輝度値を画素毎に測定し、その全測定値に基づいて輝度補正係数を補正してメモリすることが記載されており、このこと、すなわち、当初の輝度設定値に対して輝度補正を行うことは、結果的に輝度設定値を変更してメモリすることに相当する。そして、当該補正が所定の駆動時間経過後に行われること、輝度を減少させるよう補正がなされることは、素子の劣化を考慮すれば、当然の事項にすぎない。

また、輝度補正を、設定値に収束するまで行うことは文献2. に、輝度情報を電流値で取得することは文献3. に、輝度制御を振幅や時間幅で行うことは文献2. や文献4. に、それぞれ記載されている。

また、各機能を有する素子を一体化することは常套手段にすぎず、光源を制御対象とすることは文献5. に、記載されている。

VI. ある種の引用文献

1. ある種の公表された文書 (PCT規則70.10)

出願番号 特許番号	公知日 (日. 月. 年)	出願日 (日. 月. 年)	優先日 (有効な優先権の主張) (日. 月. 年)
JP, 2000-187467, A 「E, X」	04. 07. 00	24. 12. 98	
JP, 2000-163007, A 「E, X」	16. 06. 00	26. 11. 98	
JP, 2000-122598, A 「E, X」	28. 04. 00	20. 10. 98	

2. 書面による開示以外の開示 (PCT規則70.9)

書面による開示以外の開示の種類	書面による開示以外の開示の日付 (日. 月. 年)	書面による開示以外の開示に言及している 書面の日付 (日. 月. 年)
-----------------	------------------------------	--

PCT

国際予備審査報告

(法第12条、法施行規則第56条)
[PCT36条及びPCT規則70]

REC'D 09 FEB 2001

WIPO PCT

出願人又は代理人 の書類記号 P 2 1 3 1 6 - P O	今後の手続きについては、国際予備審査報告の送付通知（様式PCT/ IPEA/416）を参照すること。	
国際出願番号 PCT/J P 9 9 / 0 6 8 9 3	国際出願日 (日.月.年) 0 8 . 1 2 . 9 9	優先日 (日.月.年) 1 0 . 1 2 . 9 8
国際特許分類 (IPC) Int. Cl ⁷ H01M2/04, 2/02, 2/08		
出願人 (氏名又は名称) 松下電器産業株式会社		

- 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条（PCT36条）の規定に従い送付する。
- この国際予備審査報告は、この表紙を含めて全部で 4 ページからなる。
☐ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。
(PCT規則70.16及びPCT実施細則第607号参照)
この附属書類は、全部で ページである。

- この国際予備審査報告は、次の内容を含む。
I ☒ 国際予備審査報告の基礎
II ☐ 優先権
III ☐ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
IV ☐ 発明の単一性の欠如
V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
VI ☐ ある種の引用文献
VII ☐ 国際出願の不備
VIII ☐ 国際出願に対する意見

国際予備審査の請求書を受理した日 0 6 . 0 7 . 0 0	国際予備審査報告を作成した日 3 0 . 0 1 . 0 1	
名称及びあて先 日本国特許庁 (IPEA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 高木 正博 電話番号 03-3581-1101 内線 3477	4 X 9 5 4 1

I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT 14条)の規定に基づく命令に
 応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。
 PCT規則70.16, 70.17)

☒ 出願時の国際出願書類

- ☐ 明細書 第 _____ ページ、 出願時に提出されたもの
 明細書 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
 明細書 第 _____ ページ、 _____ 付の書簡と共に提出されたもの
- ☐ 請求の範囲 第 _____ 項、 出願時に提出されたもの
 請求の範囲 第 _____ 項、 PCT 19条の規定に基づき補正されたもの
 請求の範囲 第 _____ 項、 国際予備審査の請求書と共に提出されたもの
 請求の範囲 第 _____ 項、 _____ 付の書簡と共に提出されたもの
- ☐ 図面 第 _____ ページ/図、 出願時に提出されたもの
 図面 第 _____ ページ/図、 国際予備審査の請求書と共に提出されたもの
 図面 第 _____ ページ/図、 _____ 付の書簡と共に提出されたもの
- ☐ 明細書の配列表の部分 第 _____ ページ、 出願時に提出されたもの
 明細書の配列表の部分 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
 明細書の配列表の部分 第 _____ ページ、 _____ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である _____ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語
☐ PCT規則48.3(b)にいう国際公開の言語
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出されたフレキシブルディスクによる配列表
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

- ☐ 明細書 第 _____ ページ
☐ 請求の範囲 第 _____ 項
☐ 図面 図面の第 _____ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)

V. 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

1. 見解

新規性(N)	請求の範囲	5, 6, 8, 10-15	有
	請求の範囲	1-4, 7, 9	無
進歩性(IS)	請求の範囲	11, 14, 15	有
	請求の範囲	1-10, 12, 13	無
産業上の利用可能性(IA)	請求の範囲	1-15	有
	請求の範囲		無

2. 文献及び説明(PCT規則70.7)

文献1・・・日本国実用新案登録出願57-77543号(日本国実用新案登録出願公開58-179750号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム(新神戸電機株式会社), 1. 12月. 1983(01. 12. 83), 第1頁第11-16行目, 第1図

文献2・・・JP, 9-55227, A(日立マクセル株式会社), 25. 2月. 1997(25. 02. 97), 図1, 第3欄第30-31行目

文献3・・・日本国実用新案登録出願61-25156号(日本国実用新案登録出願公開62-137557号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム(東芝電池株式会社), 29. 8月. 1987(29. 08. 87), 第1, 2図, 第5頁第14行目

文献4・・・日本国実用新案登録出願56-169359号(日本国実用新案登録出願公開58-74764号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム(富士電気化学株式会社), 20. 5月. 1983(20. 05. 83), 図2, 3, 第5頁第17-20行目

文献5・・・日本国実用新案登録出願56-60497号(日本国実用新案登録出願公開57-173266号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム(三洋電機株式会社), 1. 11月. 1982(01. 11. 82), 第1図

文献6・・・JP, 8-339785, A(松下電器産業株式会社), 24. 12月. 1996(24. 12. 96), 請求項1-3, 図1

文献7・・・日本国実用新案登録出願53-32372号(日本国実用新案登録出願公開54-137731号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム(日本電池株式会社), 25. 9月. 1979(25. 09. 79), 実用新案登録請求の範囲, 第2, 3図

文献8・・・日本国実用新案登録出願53-151618号(日本国実用新案登録出願公開55-68269号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム(湯浅電池株式会社), 10. 5月. 1980(10. 05. 80), 実用新案登録請求の範囲, 第3, 4図

文献9・・・JP, 56-18364, A(湯浅電池株式会社), 21. 2月. 1981(21. 02. 81), 特許請求の範囲, 第2-7図

文献10・・・JP, 5-13059, A(松下電器産業株式会社), 22. 1月. 1993(22. 01. 93), 請求項2

文献11・・・JP, 5-198292, A(松下電器産業株式会社), 6. 8月. 1993(06. 08. 93), 請求項1, 2

請求の範囲11, 14, 15に記載された発明は、国際調査報告で引用されたいずれの文献にも記載されておらず、かつ当業者にとって自明のものでもない。

ポリエチレンナフタレートからなるガasketを用いること、及び、ケースの開口端を内方に向けて変形させて形成したケースの折返し部をケースの底面側に傾斜することは、国際調査報告で引用されたいずれの文献にも記載されておらず、かつ当業者にとって自明のものでもない。

補充欄（いずれかの欄の大きさが足りない場合に使用すること）

第 V 欄の続き

請求の範囲 1、2、4 に記載された発明は、国際調査報告で引用された文献 1－7 により新規性を有しない。

請求の範囲 3 に記載された発明は、国際調査報告で引用された文献 1 により新規性を有しない。

請求の範囲 5、6 に記載された発明は、国際調査報告で引用された文献 1－7 及び文献 8、9 により進歩性を有しない。

文献 1－7 記載の扁平形電池において、折り返し部に環状凹部を設けること（文献 8、9）は当業者にとって容易である。

請求の範囲 7 に記載された発明は、国際調査報告で引用された文献 6、7 により新規性を有しない。

請求の範囲 8、10 に記載された発明は、文献 1－7 及び文献 10、11 により進歩性を有しない。

文献 1－7 記載の扁平形電池において、ポリフェニレンサルファイドやポリエチレンテレフタレートからなるガスケットを用いること（文献 10、11）は当業者にとって容易である。

請求の範囲 9 に記載された発明は、国際調査報告で引用された文献 1－4 により新規性を有しない。

請求の範囲 12 に記載された発明は、文献 1－7 により進歩性を有しない。

文献 1－7 記載の扁平形電池の厚さについては当業者が適宜に決め得る事項にすぎない。

請求の範囲 13 に記載された発明は国際調査報告で引用された文献 1－7 及び文献 8、9 により進歩性を有しない。

文献 1－7 記載の扁平形電池の製造方法において、折り返し部の一部を凹状に窪ませるようにすること（文献 8、9）は当業者にとって容易である。

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001年4月12日 (12.04.2001)

PCT

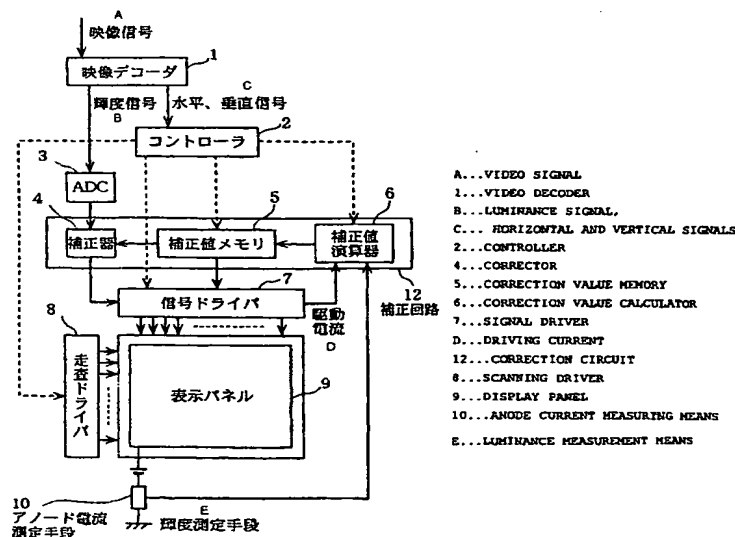
(10) 国際公開番号
WO 01/26085 A1

- (51) 国際特許分類: G09G 3/20, 3/22, 3/32
- (21) 国際出願番号: PCT/JP00/06893
- (22) 国際出願日: 2000年10月4日 (04.10.2000)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願平11/282765 1999年10月4日 (04.10.1999) JP
特願平11/329492 1999年11月19日 (19.11.1999) JP
特願2000/101959 2000年4月4日 (04.04.2000) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市大字門真1006番地 Osaka (JP).
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 川瀬 透 (KAWASE, Toru) [JP/JP]; 〒576-0054 大阪府交野市幾野1-10-132 Osaka (JP). 黒川英雄 (KUROKAWA, Hideo) [JP/JP]; 〒576-0043 大阪府交野市松塚38-17 Osaka (JP). 秋山浩二 (AKIYAMA, Koji) [JP/JP]; 〒572-0820 大阪府寝屋川市中木田町36-30 Osaka (JP). 白鳥哲也 (SHIRATORI, Tetsuya) [JP/JP]; 〒533-0032 大阪府大阪市東淀川区淡路5-18-4 Osaka (JP).
- (74) 代理人: 大前 要 (OHMAE, Kaname); 〒540-0037 大阪府大阪市中央区内平野町2-3-14 ライオンズビル大手前2階 Osaka (JP).
- (81) 指定国 (国内): CN, KR, US.
- (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
- 添付公開書類:
— 国際調査報告書

[続葉有]

(54) Title: METHOD OF DRIVING DISPLAY PANEL, AND DISPLAY PANEL LUMINANCE CORRECTION DEVICE AND DISPLAY PANEL DRIVING DEVICE

(54) 発明の名称: 表示パネルの駆動方法、表示パネルの輝度補正装置及び駆動装置



(57) Abstract: A conventional display luminance correction method has needed to stop video displaying to make a correction. This problem has adversely affected the efficiency of the operation of the user of a display. This invention enables displaying without uneven luminance with respect to both the initial characteristics and variation with time by measuring the FED anode current and providing a luminance correction memory. During video stopping, an arbitrary selected pixel is operated, luminance information on the pixel is captured, and the correction memory data is updated based on the luminance information, thus enabling correction of the variation with time without stopping video output. Therefore a display panel maintaining high display quality is provided.

[続葉有]

PATENT COOPERATION TREATY

PCT

INFORMATION CONCERNING ELECTED
OFFICES NOTIFIED OF THEIR ELECTION

(PCT Rule 61.3)

From the INTERNATIONAL BUREAU

To:

OHMAE, Kaname
2F., Lions Bldg. Ohtemae
2-3-14, Uchihiranomachi
Chuo-ku, Osaka-shi, Osaka 540-0037
JAPON

13.6.25

大前特許事務所

Date of mailing (day/month/year) 18 June 2001 (18.06.01)		
Applicant's or agent's file reference P23687-P0 <i>FP00038 / pcr</i>		
IMPORTANT INFORMATION		
International application No. PCT/JP00/06893	International filing date (day/month/year) 04 October 2000 (04.10.00)	Priority date (day/month/year) 04 October 1999 (04.10.99)
Applicant MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD. et al		

1. The applicant is hereby informed that the International Bureau has, according to Article 31(7), notified each of the following Offices of its election:

EP : AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE
National : CN, KR, US

3. The applicant is reminded that he must enter the "national phase of their election; the notification will be sent to them before each of the Offices listed above. This must be done by paying the national fee(s) and furnishing a translation of the international application (Article 39(1)(a)), as well as, where applicable, by furnishing a translation or any annexes of the international preliminary examination report (Article 36(3)(b) and Rule 74.1).

Some offices have fixed time limits expiring later than the above-mentioned time limit. For detailed information about the applicable time limits and the acts to be performed upon entry into the national phase before a particular Office, see Volume II of the PCT Applicant's Guide.

The entry into the European regional phase is postponed until 31 months from the priority date for all States designated for the purposes of obtaining a European patent.

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No. (41-22) 740.14.35	Authorized officer: Maria Kirchner Telephone No. (41-22) 338.83.38
--	--

PATENT COOPERATION TREATY

PCT

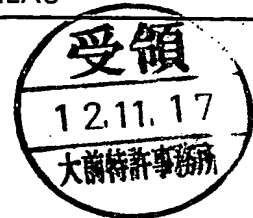
NOTIFICATION OF RECEIPT OF
RECORD COPY

(PCT Rule 24.2(a))

From the INTERNATIONAL BUREAU

To:

OHMAE, Kaname
2F., Lions Bldg. Ohtemae
2-3-14, Uchihiranomachi
Chuo-ku, Osaka-shi, Osaka 540-0037
JAPON



Date of mailing (day/month/year) 27 October 2000 (27.10.00)	IMPORTANT NOTIFICATION
Applicant's or agent's file reference P23687-P0 (FP000038/PCT)	International application No. PCT/JP00/06893

The applicant is hereby notified that the International Bureau has received the record copy of the international application as detailed below.

Name(s) of the applicant(s) and State(s) for which they are applicants:

MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD. (for all designated States except US)
KAWASE, Toru et al (for US)

International filing date : 04 October 2000 (04.10.00)
Priority date(s) claimed : 04 October 1999 (04.10.99)
19 November 1999 (19.11.99)
04 April 2000 (04.04.00)
Date of receipt of the record copy
by the International Bureau : 20 October 2000 (20.10.00)
List of designated Offices :

EP : AT,BE,CH,CY,DE,DK,ES,FI,FR,GB,GR,IE,IT,LU,MC,NL,PT,SE
National : CN,KR,US

ATTENTION

The applicant should carefully check the data appearing in this Notification. In case of any discrepancy between these data and the indications in the international application, the applicant should immediately inform the International Bureau.

In addition, the applicant's attention is drawn to the information contained in the Annex, relating to:

- ☒ time limits for entry into the national phase
☒ confirmation of precautionary designations
☒ requirements regarding priority documents

A copy of this Notification is being sent to the receiving Office and to the International Searching Authority.

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No. (41-22) 740.14.35	Authorized officer: Susumu Kubo Telephone No. (41-22) 338.83.38
--	---

PATENT COOPERATION TREATY

PCT

From the INTERNATIONAL BUREAU

NOTIFICATION CONCERNING
SUBMISSION OR TRANSMITTAL
OF PRIORITY DOCUMENT

(PCT Administrative Instructions, Section 411)

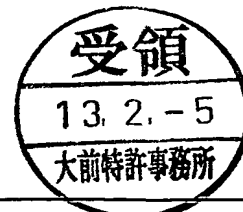
To:

OHMAE, Kaname
2F., Lions Bldg. Ohtemae
2-3-14, Uchihiranomachi
Chuo-ku, Osaka-shi, Osaka 540-0037
JAPON

Date of mailing (day/month/year) 23 January 2001 (23.01.01)	
Applicant's or agent's file reference P23687-P0	IMPORTANT NOTIFICATION
International application No. PCT/JP00/06893	International filing date (day/month/year) 04 October 2000 (04.10.00)
International publication date (day/month/year) Not yet published	Priority date (day/month/year) 04 October 1999 (04.10.99)
Applicant MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD. et al	

- The applicant is hereby notified of the date of receipt (except where the letters "NR" appear in the right-hand column) by the International Bureau of the priority document(s) relating to the earlier application(s) indicated below. Unless otherwise indicated by an asterisk appearing next to a date of receipt, or by the letters "NR", in the right-hand column, the priority document concerned was submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b).
- This updates and replaces any previously issued notification concerning submission or transmittal of priority documents.
- An asterisk(*) appearing next to a date of receipt, in the right-hand column, denotes a priority document submitted or transmitted to the International Bureau but not in compliance with Rule 17.1(a) or (b). In such a case, the attention of the applicant is directed to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.
- The letters "NR" appearing in the right-hand column denote a priority document which was not received by the International Bureau or which the applicant did not request the receiving Office to prepare and transmit to the International Bureau, as provided by Rule 17.1(a) or (b), respectively. In such a case, the attention of the applicant is directed to Rule 17.1(c) which provides that no designated Office may disregard the priority claim concerned before giving the applicant an opportunity, upon entry into the national phase, to furnish the priority document within a time limit which is reasonable under the circumstances.

<u>Priority date</u>	<u>Priority application No.</u>	<u>Country or regional Office or PCT receiving Office</u>	<u>Date of receipt of priority document</u>
04 Octo 1999 (04.10.99)	11/282765	JP	22 Dece 2000 (22.12.00)
19 Nove 1999 (19.11.99)	11/329492	JP	22 Dece 2000 (22.12.00)
04 Apri 2000 (04.04.00)	2000/101959	JP	22 Dece 2000 (22.12.00)



The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No. (41-22) 740.14.35	Authorized officer Khemais BRAHMI Telephone No. (41-22) 338.83.38
--	---

PATENT COOPERATION TREATY

PCT

NOTICE INFORMING THE APPLICANT OF THE COMMUNICATION OF THE INTERNATIONAL APPLICATION TO THE DESIGNATED OFFICES

(PCT Rule 47.1(c), first sentence)

From the INTERNATIONAL BUREAU

To:

OHMAE, Kaname
2F., Lions Bldg. Ohtemae
2-3-14, Uchihiranomachi
Chuo-ku, Osaka-shi, Osaka 540-0037
JAPON



Date of mailing (day/month/year) 12 April 2001 (12.04.01)		IMPORTANT NOTICE	
Applicant's or agent's file reference P23687-P0 FP00038/PCT			
International application No. PCT/JP00/06893	International filing date (day/month/year) 04 October 2000 (04.10.00)	Priority date (day/month/year) 04 October 1999 (04.10.99)	
Applicant MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD. et al			

1. Notice is hereby given that the International Bureau has communicated, as provided in Article 20, the international application to the following designated Offices on the date indicated above as the date of mailing of this Notice:
KR,US

In accordance with Rule 47.1(c), third sentence, those Offices will accept the present Notice as conclusive evidence that the communication of the international application has duly taken place on the date of mailing indicated above and no copy of the international application is required to be furnished by the applicant to the designated Office(s).

2. The following designated Offices have waived the requirement for such a communication at this time:
CN,EP

The communication will be made to those Offices only upon their request. Furthermore, those Offices do not require the applicant to furnish a copy of the international application (Rule 49.1(a-bis)).

3. Enclosed with this Notice is a copy of the international application as published by the International Bureau on
12 April 2001 (12.04.01) under No. WO 01/26085

REMINDER REGARDING CHAPTER II (Article 31(2)(a) and Rule 54.2)

If the applicant wishes to postpone entry into the national phase until 30 months (or later in some Offices) from the priority date, a demand for international preliminary examination must be filed with the competent International Preliminary Examining Authority before the expiration of 19 months from the priority date.

It is the applicant's sole responsibility to monitor the 19-month time limit.

Note that only an applicant who is a national or resident of a PCT Contracting State which is bound by Chapter II has the right to file a demand for international preliminary examination.

REMINDER REGARDING ENTRY INTO THE NATIONAL PHASE (Article 22 or 39(1))

If the applicant wishes to proceed with the international application in the national phase, he must, within 20 months or 30 months, or later in some Offices, perform the acts referred to therein before each designated or elected Office.

For further important information on the time limits and acts to be performed for entering the national phase, see the Annex to Form PCT/IB/301 (Notification of Receipt of Record Copy) and Volume II of the PCT Applicant's Guide.

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland	Authorized officer J. Zahra
Facsimile No. (41-22) 740.14.35	Telephone No. (41-22) 338.83.38

特許協力条約に基づく国際出願願書

P23687-P0

原本(出願用) - 印刷日時 2000年10月04日 (04.10.2000) 水曜日 11時07分17秒

0	受理官庁記入欄	
0-1	国際出願番号.	
0-2	国際出願日	
0-3	(受付印)	
0-4	様式-PCT/RO/101 この特許協力条約に基づく国際出願願書は、 右記によって作成された。	PCT-EASY Version 2.91 (updated 01.07.2000)
0-4-1		
0-5	申立て 出願人は、この国際出願が特許協力条約に従って処理されることを請求する。	
0-6	出願人によって指定された受理官庁	日本国特許庁 (RO/JP)
0-7	出願人又は代理人の書類記号	P23687-P0
I	発明の名称	表示パネルの駆動方法、表示パネルの輝度補正装置及び駆動装置
II	出願人	出願人である (applicant only)
II-1	この欄に記載した者は	米国を除くすべての指定国 (all designated States except US)
II-2	右の指定国についての出願人である。	
II-4ja	名称	松下電器産業株式会社
II-4en	Name	MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.
II-5ja	あて名:	571-8501 日本国 大阪府 門真市 大字門真1006番地
II-5en	Address:	1006, Oaza-Kadoma, Kadoma-shi, Osaka 571-8501 Japan
II-6	国籍 (国名)	日本国 JP
II-7	住所 (国名)	日本国 JP
II-8	電話番号	06-6908-5831
II-9	ファクシミリ番号	06-6906-8166
III-1	その他の出願人又は発明者	出願人及び発明者である (applicant and inventor)
III-1-1	この欄に記載した者は	米国のみ (US only)
III-1-2	右の指定国についての出願人である。	
III-1-4ja	氏名(姓名)	川瀬 透
III-1-4en	Name (LAST, First)	KAWASE, Toru
III-1-5ja	あて名:	576-0054 日本国 大阪府 交野市 幾野 1-10-132
III-1-5en	Address:	1-10-132, Ikuno Katano-shi, Osaka 576-0054 Japan
III-1-6	国籍 (国名)	日本国 JP
III-1-7	住所 (国名)	日本国 JP

III-2 III-2-1 III-2-2 III-2-4ja III-2-4en III-2-5ja III-2-5en III-2-6 III-2-7	その他の出願人又は発明者 この欄に記載した者は 右の指定国についての出願人である。 氏名(姓名) Name (LAST, First) あて名: Address: 国籍(国名) 住所(国名)	出願人及び発明者である (applicant and inventor) 米国のみ (US only) 黒川 英雄 KUROKAWA, Hideo 576-0043 日本国 大阪府 交野市 松塚 38-17 38-17, Matsuzuka Katano-shi, Osaka 576-0043 Japan 日本国 JP 日本国 JP
III-3 III-3-1 III-3-2 III-3-4ja III-3-4en III-3-5ja III-3-5en III-3-6 III-3-7	その他の出願人又は発明者 この欄に記載した者は 右の指定国についての出願人である。 氏名(姓名) Name (LAST, First) あて名: Address: 国籍(国名) 住所(国名)	出願人及び発明者である (applicant and inventor) 米国のみ (US only) 秋山 浩二 AKIYAMA, Koji 572-0820 日本国 大阪府 寝屋川市 中木田町 36-30 36-30, Nakakidacho Neyagawa-shi, Osaka 572-0820 Japan 日本国 JP 日本国 JP
III-4 III-4-1 III-4-2 III-4-4ja III-4-4en III-4-5ja III-4-5en III-4-6 III-4-7	その他の出願人又は発明者 この欄に記載した者は 右の指定国についての出願人である。 氏名(姓名) Name (LAST, First) あて名: Address: 国籍(国名) 住所(国名)	出願人及び発明者である (applicant and inventor) 米国のみ (US only) 白鳥 哲也 SHIRATORI, Tetsuya 533-0032 日本国 大阪府 大阪市 東淀川区 淡路 5-18-4 5-18-4, Awaji, Higashiyodogawa-ku Osaka-shi, Osaka 533-0032 Japan 日本国 JP 日本国 JP

特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 2000年10月04日（04.10.2000）水曜日 11時07分17秒

P23687-P0

IV-1	代理人又は共通の代表者、通知のあて名 下記の者は国際機関において右記のごとく出願人のために行動する。	代理人 (agent)
IV-1-1ja	氏名(姓名)	大前 要
IV-1-1en	Name (LAST, First)	OHMAE, Kaname
IV-1-2ja	あて名:	540-0037 日本国 大阪府 大阪市中央区 内平野町2-3-14 ライオンズビル大手前2階
IV-1-2en	Address:	2F., Lions Bldg. Ohtemae 2-3-14, Uchihiranomachi Chuo-ku, Osaka-shi, Osaka 540-0037 Japan
IV-1-3	電話番号	06-6946-3591
IV-1-4	ファクシミリ番号	06-6946-3593
V	国の指定	
V-1	広域特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	EP: AT BE CH&LI CY DE DK ES FI FR GB GR IE IT LU MC NL PT SE 及びヨーロッパ特許条約と特許協力条約の締約国である他の国
V-2	国内特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	CN KR US
V-5	指定の確認の宣言 出願人は、上記の指定に加えて、規則4.9(b)の規定に基づき、特許協力条約のもとで認められる他の全ての国の指定を行う。ただし、V-6欄に示した国の指定を除く。出願人は、これらの追加される指定が確認を条件としていること、並びに優先日から15月が経過する前にその確認がなされない指定は、この期間の経過時に、出願人によって取り下げられたものとみなされることを宣言する。	
V-6	指定の確認から除かれる国	なし (NONE)
VI-1	先の国内出願に基づく優先権主張	
VI-1-1	先の出願日	1999年10月04日 (04.10.1999)
VI-1-2	先の出願番号	特願平11-282765
VI-1-3	国名	日本国 JP
VI-2	先の国内出願に基づく優先権主張	
VI-2-1	先の出願日	1999年11月19日 (19.11.1999)
VI-2-2	先の出願番号	特願平11-329492
VI-2-3	国名	日本国 JP
VI-3	先の国内出願に基づく優先権主張	
VI-3-1	先の出願日	2000年04月04日 (04.04.2000)
VI-3-2	先の出願番号	特願2000-101959
VI-3-3	国名	日本国 JP
VII-1	特定された国際調査機関(ISA)	日本国特許庁 (ISA/JP)

特許協力条約に基づく国際出願願書

P23687-P0

原本（出願用） - 印刷日時 2000年10月04日（04.10.2000）水曜日 11時07分17秒

VII-1	特定された国際調査機関(ISA)	日本国特許庁 (ISA/JP)	
VIII	申立て	申立て数	
VIII-1	発明者の特定に関する申立て	-	
VIII-2	出願し及び特許を与えられる国際出願日における出願人の資格に関する申立て	-	
VIII-3	先の出願の優先権を主張する国際出願日における出願人の資格に関する申立て	-	
VIII-4	発明者である旨の申立て（米国を指定国とする場合）	-	
VIII-5	不利にならない開示又は新規性喪失の例外に関する申立て	-	
IX	照合欄	用紙の枚数	添付された電子データ
IX-1	願書（申立てを含む）	4	-
IX-2	明細書	51	-
IX-3	請求の範囲	13	-
IX-4	要約	1	p23687-p0.txt
IX-5	図面	52	-
IX-7	合計	121	
	添付書類	添付	添付された電子データ
IX-8	手数料計算用紙	✓	-
IX-17	PCT-EASYディスク	-	フレキシブルディスク
IX-19	要約書とともに提示する図の番号	1	
IX-20	国際出願の使用言語名:	日本語	
X-1	提出者の記名押印		
X-1-1	氏名(姓名)	大前 要	

受理官庁記入欄

10-1	国際出願として提出された書類の実際の受理の日	
10-2	図面:	
10-2-1	受理された	
10-2-2	不足図面がある	
10-3	国際出願として提出された書類を補完する書類又は図面であってその後期間内に提出されたものの実際の受理の日（訂正日）	
10-4	特許協力条約第11条(2)に基づく必要な補完の期間内の受理の日	
10-5	出願人により特定された国際調査機関	ISA/JP
10-6	調査手数料未払いにつき、国際調査機関に調査用写しを送付していない	

国際事務局記入欄

11-1	記録原本の受理の日	
------	-----------	--

PCT

NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

Commissioner
US Department of Commerce
United States Patent and Trademark
Office, PCT
2011 South Clark Place Room
CP2/5C24
Arlington, VA 22202
ETATS-UNIS D'AMERIQUE
in its capacity as elected Office

Date of mailing (day/month/year) 18 June 2001 (18.06.01)	
International application No. PCT/JP00/06893	Applicant's or agent's file reference P23687-P0
International filing date (day/month/year) 04 October 2000 (04.10.00)	Priority date (day/month/year) 04 October 1999 (04.10.99)
Applicant KAWASE, Toru et al	

1. The designated Office is hereby notified of its election made:



in the demand filed with the International Preliminary Examining Authority on:

14 March 2001 (14.03.01)

in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was



was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No.: (41-22) 740.14.35	Authorized officer Maria Kirchner Telephone No.: (41-22) 338.83.38
---	--

47
Translation

PATENT COOPERATION TREATY

PCT

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

28E1

2871

10/089802

Applicant's or agent's file reference P23687-P0	FOR FURTHER ACTION See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/JP00/06893	International filing date (day/month/year) 04 October 2000 (04.10.00)	Priority date (day/month/year) 04 October 1999 (04.10.99)
International Patent Classification (IPC) or national classification and IPC G09G 3/00, 5/00		
Applicant MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.		

1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.
2. This REPORT consists of a total of <u>5</u> sheets, including this cover sheet. <input type="checkbox"/> This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT). These annexes consist of a total of _____ sheets.
3. This report contains indications relating to the following items: I <input checked="" type="checkbox"/> Basis of the report II <input type="checkbox"/> Priority III <input type="checkbox"/> Non-establishment of opinion with regard to novelty, inventive step and industrial applicability IV <input type="checkbox"/> Lack of unity of invention V <input checked="" type="checkbox"/> Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement VI <input checked="" type="checkbox"/> Certain documents cited VII <input type="checkbox"/> Certain defects in the international application VIII <input type="checkbox"/> Certain observations on the international application

Date of submission of the demand 14 March 2001 (14.03.01)	Date of completion of this report 31 October 2001 (31.10.2001)
Name and mailing address of the IPEA/JP	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP00/06893

I. Basis of the report

1. With regard to the elements of the international application:*

- ☒ the international application as originally filed
- ☐ the description:
 pages _____, as originally filed
 pages _____, filed with the demand
 pages _____, filed with the letter of _____
- ☐ the claims:
 pages _____, as originally filed
 pages _____, as amended (together with any statement under Article 19
 pages _____, filed with the demand
 pages _____, filed with the letter of _____
- ☐ the drawings:
 pages _____, as originally filed
 pages _____, filed with the demand
 pages _____, filed with the letter of _____
- ☐ the sequence listing part of the description:
 pages _____, as originally filed
 pages _____, filed with the demand
 pages _____, filed with the letter of _____

2. With regard to the language, all the elements marked above were available or furnished to this Authority in the language in which the international application was filed, unless otherwise indicated under this item.

These elements were available or furnished to this Authority in the following language _____ which is:

- ☐ the language of a translation furnished for the purposes of international search (under Rule 23.1(b)).
- ☐ the language of publication of the international application (under Rule 48.3(b)).
- ☐ the language of the translation furnished for the purposes of international preliminary examination (under Rule 55.2 and/or 55.3).

3. With regard to any nucleotide and/or amino acid sequence disclosed in the international application, the international preliminary examination was carried out on the basis of the sequence listing:

- ☐ contained in the international application in written form.
- ☐ filed together with the international application in computer readable form.
- ☐ furnished subsequently to this Authority in written form.
- ☐ furnished subsequently to this Authority in computer readable form.
- ☐ The statement that the subsequently furnished written sequence listing does not go beyond the disclosure in the international application as filed has been furnished.
- ☐ The statement that the information recorded in computer readable form is identical to the written sequence listing has been furnished.

4. ☐ The amendments have resulted in the cancellation of:

- ☐ the description, pages _____
- ☐ the claims, Nos. _____
- ☐ the drawings, sheets/fig _____

5. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).**

* Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to this report since they do not contain amendments (Rule 70.16 and 70.17).

** Any replacement sheet containing such amendments must be referred to under item 1 and annexed to this report.

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.
PCT/JP 00/06893

V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement

1. Statement

Novelty (N)	Claims	1-70	YES
	Claims		NO
Inventive step (IS)	Claims	6, 11-15, 18, 23, 25-33, 39, 44-48, 51, 57-67	YES
	Claims	1-5, 7-10, 16, 17, 19-22, 24, 34-38, 40-43, 49, 50, 52-56, 68-70	NO
Industrial applicability (IA)	Claims	1-70	YES
	Claims		NO

2. Citations and explanations

Document 1: JP, 11-85104, A (NHK Technical Service K.K.), March 30, 1999 (30.03.99), entire text; all drawings

Document 2: JP, 6-236161, A (Sony Corp.), August 23, 1994 (23.08.94), entire text; all drawings

Document 3: JP, 10-31450, A (Canon Inc.), February 3, 1998 (03.02.98), entire text; all drawings

Document 4: JP, 11-344949, A (Sony Corp.), entire text; all drawings

Document 5: JP, 8-314412, A (NEC Corp.), November 29, 1996 (29.11.96), entire text; all drawings

Claims 1 to 5, 7 to 10, 16, 17, 19 to 22, 24, 34 to 38, 40 to 43, 49, 50, 52 to 56, 68 to 70

Document 1 discloses the feature wherein the luminance value when the image display panel is emitting light is measured for each pixel and the luminance correction coefficient is corrected based on all of these measured values and stored in the memory. This feature of correcting the luminance with respect to the initial luminance set value is equivalent to ultimately altering the luminance set value and storing it in a memory. Therefore, the feature of carrying out correction after a certain drive period has elapsed and the feature of

correcting the luminance in such a manner that it is reduced would be a matter of course taking into consideration the deterioration of the element.

Moreover, Document 2 discloses the feature of correcting the luminance to the point when it converges with the set value. Document 3 discloses the feature wherein the luminance information is obtained with the current value and Documents 2 and 4 disclose the feature wherein the luminance control is carried out using the amplitude and the time amplitude.

The feature of integrating an element having various functions is common practice and making the light source the object of control is disclosed in Document 5.

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP00/06893

VI. Certain documents cited

1. Certain published documents (Rule 70.10)

Application No. Patent No.	Publication date (day/month/year)	Filing date (day/month/year)	Priority date (valid claim) (day/month/year)
JP, 2000-187467, A [E,X]	04 July 2000 (04.07.2000)	24 December 1998 (24.12.1998)	
JP, 2000-163007, A [E,X]	16 June 2000 (16.06.2000)	26 November 1998 (26.11.1998)	
JP, 2000-122598, A [E,X]	28 April 2000 (28.04.2000)	20 October 1998 (20.10.1998)	

2. Non-written disclosures (Rule 70.9)

Kind of non-written disclosure	Date of non-written disclosure (day/month/year)	Date of written disclosure referring to non-written disclosure (day/month/year)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/06893

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ G09G3/20, 3/22, 3/32

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ G09G3/20, 3/22, 3/32

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2001
Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 7-181916, A (FUTABA CORPORATION), 21 July, 1995 (21.07.95), Full text; Figs. 1 to 11 (Family: none)	1-70
A	JP, 9-281925, A (Rohm Co., Ltd.), 31 October, 1997 (31.10.97), Full text; Figs. 1 to 7 (Family: none)	1-70
A	JP, 11-85104, A (NHK TECHNICAL SERVICE K.K.), 30 March, 1999 (30.03.99), Full text; Figs. 1 to 3 (Family: none)	2, 23
A	JP, 11-15437, A (Toshiba Corporation), 22 January, 1999 (22.01.99), Full text; Figs. 1 to 7 (Family: none)	2, 6, 13-15, 39, 46-48
A	JP, 8-30231, A (Toshiba Corporation), 02 February, 1996 (02.02.96), Full text; Figs. 1 to 9 (Family: none)	9-12, 24, 42-44

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier document but published on or after the international filing date
"I" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
05 January, 2001 (05.01.01)

Date of mailing of the international search report
23 January, 2001 (23.01.01)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ G09G3/20, 3/22, 3/32

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ G09G3/20, 3/22, 3/32

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2001年
日本国登録実用新案公報 1994-2001年
日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 7-181916, A (双葉電子工業株式会社) 21. 7月. 1995 (21. 07. 95) 全文, 第1-11図 (ファミリーなし)	1-70
A	JP, 9-281925, A (ローム株式会社) 31. 10月. 1997 (31. 10. 97) 全文, 第1-7図 (ファミリーなし)	1-70
A	JP, 11-85104, A (株式会社エヌエイチケイテクニカルサービス) 30. 3月. 1999 (30. 03. 99) 全文, 第1-3図 (ファミリーなし)	2, 23

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

05. 01. 01

国際調査報告の発送日

23.01.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

江成 克己

2G 7907

電話番号 03-3581-1101 内線 3226

国際調査報告

(法8条、法施行規則第40、41条)
〔PCT18条、PCT規則43、44〕

出願人又は代理人 の書類記号 P 2 3 6 8 7 - P O	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220)及び下記5を参照すること。	
国際出願番号 PCT/J P 0 0 / 0 6 8 9 3	国際出願日 (日.月.年) 0 4 . 1 0 . 0 0	優先日 (日.月.年) 0 4 . 1 0 . 9 9
出願人(氏名又は名称) 松下電器産業株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記録した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない(第I欄参照)。

3. ☐ 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 1 図とする。 ☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl¹ G09G3/20, 3/22, 3/32

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl¹ G09G3/20, 3/22, 3/32

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2001年
日本国登録実用新案公報 1994-2001年
日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 7-181916, A (双葉電子工業株式会社) 21. 7月. 1995 (21. 07. 95) 全文, 第1-11図 (ファミリーなし)	1-70
A	JP, 9-281925, A (ローム株式会社) 31. 10月. 1997 (31. 10. 97) 全文, 第1-7図 (ファミリーなし)	1-70
A	JP, 11-85104, A (株式会社エヌエイチケイテクニカルサービス) 30. 3月. 1999 (30. 03. 99) 全文, 第1-3図 (ファミリーなし)	2, 23

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

05. 01. 01

国際調査報告の発送日

23.01.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

江成 克己

2G

7907

電話番号 03-3581-1101 内線 3226

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 11-15437, A (株式会社東芝) 22. 1月. 1999 (22. 01. 99) 全文, 第1-7図 (ファミリーなし)	2, 6, 13-15, 39, 46-48
A	J P, 8-30231, A (株式会社東芝) 2. 2月. 1996 (02. 02. 96) 全文, 第1-9図 (ファミリーなし)	9-12, 24, 42- 44



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07181916 A**

(43) Date of publication of application: 21 . 07 . 95

(51) Int. Cl.

G09G 3/30

(21) Application number: **05345611**

(71) Applicant: **FUTABA CORP**

(22) Date of filing: 22 . 12 . 93

(72) Inventor: **TANAKA MITSURU**

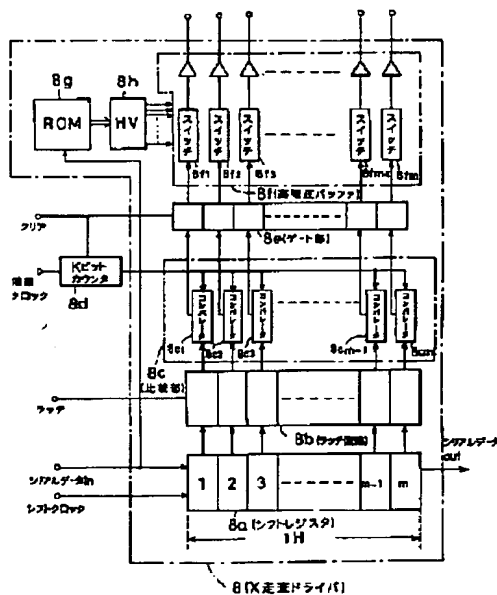
(54) DRIVING CIRCUIT OF DISPLAY DEVICE

(57) Abstract:

PURPOSE: To obtain a wider dynamic range with a small number of gradations.

CONSTITUTION: The driving circuit of display device is equipped with a shift register 8a and a latch circuit 8b which convert K bits of M-bit ($M=K+L$) pixel data inputted as digital data of a serial signal into a parallel signal by horizontal lines, a comparison part 8c and a gate part 8e which impose pulse-width-modulate the image data converted into the parallel signal, a ROM 8g which stores correction data corresponding to the value of L bits of the pixel data, a high voltage selection part 8h which selects and outputs a voltage value for the pulse amplitude modulation according to the correction data in the ROM 8g, and a high-voltage buffer 8f which imposes pulse-amplitude-modulates the pulse-width-modulated pixel data with the voltage value selected by the high voltage selection part 8h.

COPYRIGHT: (C)1995,JPO



特開平7-181916

(43)公開日 平成7年(1995)7月21日

(51) Int.Cl.⁶

G O 9 G 3/30

識別記号

301

庁内整理番号

9378-5G

FI

技術表示箇所

審査請求 未請求 請求項の数3 FD (全 9 頁)

(21)出願番号

特願平5-345611

(22) 出題日

平成5年(1993)12月22日

(71)出願人 000201814

双葉電子工業株式会社

千葉県茂原市大芝629

(72)発明者 田中 満

千葉県茂原市大芝629 双葉電子工業株式
会社内

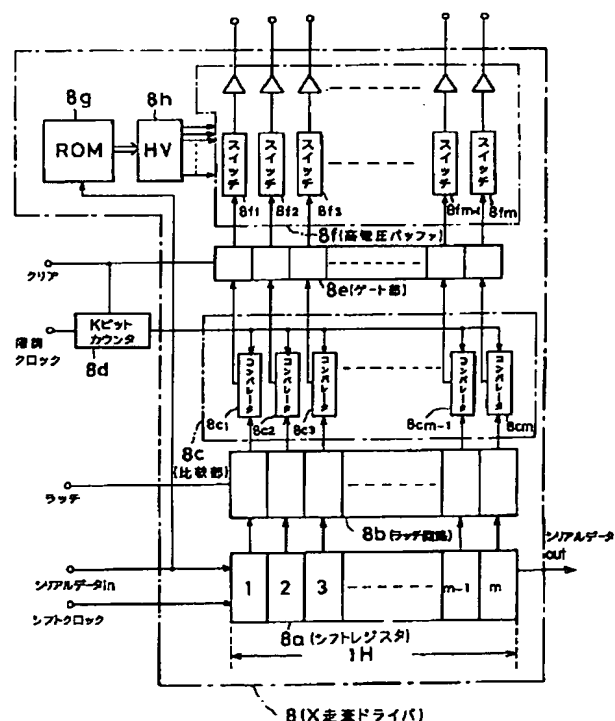
(74) 代理人 弁理士 脇 篤夫 (外1名)

(54) 【発明の名称】 表示装置の駆動回路

(57) 【要約】

【目的】 少ない階調数でより広いダイナミックレンジを実現する。

【構成】 シリアル信号のデジタルデータで入力される M ビット ($M=K+L$) の画素データの K ビットを 1 水平ライン毎にパラレル信号に変換するシフトレジスタ 8 a 及びラッチ回路 8 b と、パラレル信号に変換された前記画像データをパルス幅変調する比較部 8 c 及びゲート部 8 e と、前記画素データの L ビットの値に対応した補正データが記憶される ROM 8 g と、ROM 8 g の補正データにしたがいパルス振幅変調を行なう電圧値を選択して出力する高電圧選択部 8 h と、パルス幅変調された前記画素データを高電圧選択部 8 h で選択された電圧値でパルス振幅変調する高電圧バッファ 8 f を備え表示装置の駆動回路を構成する。



【特許請求の範囲】

【請求項 1】 画像データとして入力されるMビット

($M=K+L$) の画素データからKビットをパルス幅変調するパルス幅変調手段と、

表示装置の発光特性を補正するために前記画像データのLビットの値に対応した電圧値を選択して出力する電圧選択手段と、

前記パルス幅変調手段でパルス幅変調されたパルス信号を前記電圧選択手段で選択された電圧値でパルス振幅変調するパルス振幅変調手段とを備え、

前記パルス振幅変調手段より出力される信号で電界放出素子を制御して画像を表示することを特徴とする表示装置の駆動回路。

【請求項 2】 前記パルス幅変調された信号は電界放出素子のゲート電極に加えるようにしたことを特徴とする請求項 1 に記載の表示装置の駆動回路。

【請求項 3】 電圧選択手段はA/D変換器によって構成されていることを特徴とする請求項 1 又は 2 に記載の表示装置の駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えばテレビジョン受像機、パーソナルコンピュータ、医療機器、計測器、POS (Point Of Sales) システム等の情報端末の表示装置に用いられる電界放出型の発光素子の駆動回路に関するものである。

【0002】

【従来の技術】 平面状とされ面放出型の電界放出型カソード (FEC) により構築される電界放出型ディスプレイ (FED・・・Field Emission Display) のアドレスング方法は、電界放出素子のエミッタとゲート電極をマトリクス状に配線したX-Yマトリクス構造で、一般的な順次走査が行なわれる。

【0003】 図6 (a) (b) に、その一例であるスピント (Spindt) 型と呼ばれるFECを示す。この図の (a) は半導体加工技術を用いて作成したFECの斜視図であり、(b) は (a) 図に示すA-Aの線で切断したFECの断面を示す図である。これらの図において、基板上にアルミニウム等の金属で形成されたカソード電極が設けられており、このカソード電極上にコーン状のエミッタが形成されている。カソード電極上にはさらに、 S_iO_2 膜を介してゲート電極が設けられており、ゲート電極にけられた開穴の中に上記エミッタが位置するようにしている。すなわち、このコーン状のエミッタの先端部分がゲート電極にけられた穴から臨んでいる。

【0004】 このコーン状のエミッタ間のピッチは10ミクロン以下とすることが出来るため、数万から数10万個のFECを1枚の基板上に設けることが出来る。さらに、ゲート電極とエミッタのコーンの先端との距離を

サブミクロンとすることが出来るため、ゲート電極とカソード電極との間にわずかに数10ボルトの電圧を印加することにより、電子をエミッタから電界放出することが出来る。そして、このFECは図に示されているように平面状となっているため、面放出型の電界放出カソードとすることが出来、このような面放出型の電界放出カソードを利用してFEDを構築することができる。

【0005】 図7はこのようなFEDの構成を示す斜視図である。このFEDにおいて、21は真空容器中に配置されている第1の基板を示し、この第1の基板21上にストライプ状に形成された $y_1 \sim y_n$ はY電極としてのカソード電極を示している。このカソード電極 $y_1 \sim y_n$ に対しては、後述するドライブパルスが供給されるカソード端子CT1～CTnが接続されている。

【0006】 また、 $x_1 \sim x_m$ はX電極としてのゲート電極を示し、カソード電極 $y_1 \sim y_n$ の上に絶縁体を介して、カソード電極 $y_1 \sim y_n$ と直交するようストライプ状に形成されている。そして、ゲート電極 $x_1 \sim x_m$ にはドライブパルスが供給されるゲート端子G1～Gmが接続される。22は各ゲート電極 $x_1 \sim x_m$ に形成されている穴であり、カソード電極 $y_1 \sim y_n$ の上に形成されたコーン状のエミッタ (図6参照) から放出される電子が通過するために形成されるものである。

【0007】 また、23は第1の基板21に対向して真空容器中に配置される第2の基板を示している。そして、この第2の基板23に形成されている24、24・・・はアノード電極であり、図のようにゲート電極 $x_1 \sim x_m$ の位置に対応してストライプ状に配されている。また、それぞれのアノード電極24にはアノード引き出し電極Aが接続されている。なお、カラーディスプレイの場合はこのアノード引き出し電極AはR、G、Bの3原色に対応して3本引き出されることとなる。25は蛍光体でありアノード電極24においてゲート電極 $x_1 \sim x_m$ と対向する側の面に設けられ、電子が衝突することによって励起される。

【0008】 そこで、このFEDにより画像表示を行うための駆動方法の一例を概略的に説明する。第2の基板23に形成されたアノード電極24は、それぞれアノード引き出し電極Aによりほぼ一定の電圧が供給されている。一方、カソード電極 (Y電極) $y_1 \sim y_n$ はそれぞれのカソード端子CT1～CTnに走査パルスが供給されて走査されることにより、各ストライプ状のカソード電極が順次選択されて駆動される。

【0009】 そこで、アノード電極24を駆動するためにアノード引き出し電極Aに正のアノード電圧を印加した状態で、カソード端子CT1～CTnを順次走査していく。この時、ゲート端子G1～Gmには走査されるタイミングに応じて画像信号のデータに応じた電圧を印加すると、ゲート電極 $x_1 \sim x_m$ とカソード電極 $y_1 \sim y_n$ の交点にあるFECブロックから放出される電子によつ

て、アノード電極24に設けられた蛍光体25の画素が走査され、この画素はゲート端子G1～Gmに印加された電圧に応じて発光制御されることとなり、このようにして画像の1画面（1フィールド）が表示される。

【0010】ところで、この画像表示に対して明暗あるいは濃淡の構成具合を調整する階調制御を行なう方法は、ゲート端子G1～Gmに印加される駆動パルスの印加時間を制御するPWM（パルス幅変調）駆動方式と、ゲート端子G1～Gmに印加される駆動パルスの電圧値を制御するPAM（パルス振幅変調）駆動方式がある。PWM駆動方式は、例えば図8（a）（b）（c）に示されているように駆動電圧の波形のパルス幅 t_w を制御することにより階調が制御される。図9は階調数が例えば16である場合の光量を模式的に示す図であり、縦軸方向にパルス電圧値 HV_{cc} 、横軸方向にパルス幅が示されている。 S_p は電圧値 HV_{cc} と16段階のパルス幅0、 $1/15 t_w$ 、 $2/15 t_w$ 、 $\dots t_w$ により決まる光量を示す。

【0011】図8（a）に示されているパルス幅 t_w は、例えば図9に示されている $1/15 t_w$ に相当し、（b）のようにパルス幅 t_w が広がるにつれて、 $2/15 t_w$ 、 $3/15 t_w$ 、 $\dots 14/15 t_w$ に示されているように光量 S_p も増加するようになり、（c）に示すパルス幅 t_w では階調が最高輝度となる。

【0012】また、PAM駆動方式は、例えば図10（a）（b）（c）に示されているように電圧値 HV_{cc} を制御することにより階調が制御される。図11は図9と同様に階調数が例えば16である場合の光量を模式的に示す図である。この図で S_v は16段階の電圧値0、 $1/15 HV_{cc}$ 、 $2/15 HV_{cc}$ 、 $\dots HV_{cc}$ とパルス幅 t_w により決まる光量を示す。図10（a）に示されている電圧値 HV_{cc} は、例えば図11に示されている $1/15 HV_{cc}$ に相当し、（b）のように電圧値 HV_{cc} が上昇するにつれて、 $2/15 HV_{cc}$ 、 $3/15 HV_{cc}$ 、 $\dots 14/15 HV_{cc}$ に示されているように光量 S_v も増加するようになり、（c）に示されているように電圧値 HV_{cc} では階調が最高輝度となる。

【0013】

【発明が解決しようとする課題】ところで、図6に示したようなSpindt型FECは相互コンダクタンスが大きく、駆動電圧に対して放出される電子流が指数的に比例するために、素子特性のばらつき（素子の性能を示す指数でプロセスに依存する値の違い）により、同じ駆動電圧で駆動した場合でも各ドット毎に発光輝度が大きく異なり、画面の発光輝度の不均一が生じ正確な階調表現が困難になる場合がある。前記したPWM駆動方式による階調表示は高速スイッチングによる消費電力の増加が指摘されているが、輝度変調リニアリティが悪化することはない。一方、PAM駆動方式では、動作点がF

EC素子の $I \cdot V$ （ I =エミッション電流、 V =駆動電圧 \dots カソード・エミッタ間の電位差）特性曲線上を移動するために、このFEC素子の特性が各ドット毎に同じにならなければ、輝度変調リニアリティが悪化するためにPWM駆動方式に比較して輝度の不均一が助長されやすいという問題がある。また、素子特性のばらつきを補正することは、予め測定した各ドットの輝度データに基づき画像データの補正計算を行ない実際の表示データとすることができるとは、PWM駆動方式では発光輝度の低い表示データに合わせて補正しなければならず、補正により表示可能な階調数が減少して、ダイナミックレンジの低い画像となってしまう。

【0014】さらに、ばらつき補正を行なう場合でも機種によりばらつき特性が異なり、それぞれの機種に対応して好適なばらつき補正を行なう場合は階調数を変更するなどの処置が必要であり、完全な補正を行なうことは困難であった。

【0015】

【課題を解決するための手段】本発明はこのような問題点を解決するためになされたもので、画像データとして入力されるMビット（ $M=K+L$ ）の画素データからKビットをパルス幅変調するパルス幅変調手段と、表示装置の発光特性を補正するために前記画像データのLビットの値に対応した補正データが記憶されるメモリと、該メモリの補正データに対応した電圧値を選択して出力する高電圧選択手段と、前記パルス幅変調手段でパルス幅変調されたパルス信号を前記高電圧選択手段で選択された電圧値でパルス振幅変調するパルス振幅変調手段とを備え、前記パルス振幅変調手段より出力される信号で電界放出素子を走査して画像を表示するようになされている。また、前記パルス幅変調された信号は電界放出素子のゲート電圧に加えられるようになされている。

【0016】

【作用】階調駆動方法としてPAM駆動方式とPWM駆動方式を併用することにより、少ない階調数でより広いダイナミックレンジを実現することができるようになる。特に振幅変調されたデータは、FECの特性のバラツキを補正するため使用することができる。

【0017】

【実施例】以下、図1乃至図5にしたがい本発明の電界放出素子の駆動回路の一実施例を説明する。まず、図1に上記FEDを採用したディスプレイ装置の構成を回路図として示す。この図において1はFEDであり図8に示したと同様の構成のFEDが用いられているものである。なお、この図ではアノード電極24（及び蛍光体25）とアノード引き出し電極Aは示されていないが、アノード電極24はゲート電極 $x_1 \sim x_m$ 上に配されているものとされ、アノード引き出し電極Aは後述するアノードドライバ9に対して接続されているものとされる。また便宜上、以後カソード電極 $y_1 \sim y_n$ はY電極、ゲ

ート電極 $x_1 \sim x_m$ はX電極として名称を統一することにする。

【0018】2は画像データ信号が入力される画像入力端子を示す。3は画像入力回路であり、例えば画像入力端子2から供給された画像データ信号に基づいて画像表示の制御に必要なデータをCPU4に伝送すると共に、X走査ドライバ8とY走査ドライバ6を制御するための画像データをドライバコントローラ5に出力する等の動作をする。4は後述する画像表示走査に関する制御等の処理を行なうCPUである。5はドライバコントローラであり、画像入力回路3からの画像データやCPU4による制御タイミングに従い、Y走査ドライバ6の走査電圧の印加タイミングとX走査ドライバ8の画像データに応じた信号の印加タイミングをコントロールする。またこの場合にはアノードドライバ9の電圧印加タイミングをコントロールすることも行っている。

【0019】6はY走査ドライバを示し、上述のドライバコントローラ5の制御に従って所定のタイミングで各Y電極 ($y_1 \sim y_n$) に対応するカソード端子CT1～CTnに走査電圧を出力する。

【0020】8はX走査ドライバであり、この場合にはドライバコントローラ5の制御に従って所定のタイミングで各X電極 ($x_1 \sim x_m$) に対応するゲート端子G1～Gmに画像データに応じた電圧を出力する。

【0021】9はアノードドライバであり実際にはFED1のアノード引き出し電極Aと接続されている。そして、ドライバコントローラ5の制御に従って所定のタイミングでアノード電極24を駆動するための正のアノード電圧を出力するものである。なお、アノード電極をベータに構成するときは(白黒画像)、このアノードドライバを省略することもできる。

【0022】次に本実施例におけるPAM駆動方式とPWM駆動方式を併用した階調制御について説明する。図2は図1に示したX走査ドライバ8の構成を示す図である。この図で8aはシリアルデータとして入力される画素データを1水平ライン分記憶するシフトレジスタを示す。前記シリアルデータにおいて一画素分のデータ長のビット数をM ($M=K+L$) ビットとすると、このシフトレジスタ8aにはPWM駆動用のKビットのデータが入力され、残りのLビットはPAM駆動用として後で説明する高電圧選択部8hに入力される。本実施例では例えばK=4ビット、L=2ビットとして説明する。

【0023】8bはラッチ回路を示し、上記Kビットの各画素データをシフトレジスタ8aによりシリアル/パラレル変換して1水平期間保持する。8cは複数のコンパレータ8c1、8c2、・・・8cmにより構成される比較部であり、ラッチ回路8bから入力される各画素データと階調クロックをカウントしているKビットのカウンタ8dの出力を比較し、計測値が一致したときコンパレータ8c (1, 2, 3, ……m) より出力される信号がそれ

ぞれゲート部8eに供給される。

【0024】ゲート部8eはKビットカウンタ8dがクリアされたあと、前記一致信号が出力されるまでの時間をパルス幅とするゲート信号を形成し、このゲート信号を高電圧バッファ部8fに供給する。高電圧バッファ部8fは前記ゲート信号によってスイッチング制御される複数のバッファアンプ8f1、8f2、8f3・・・8fmを備え、このバッファアンプ8f (1, 2, 3, ……m) の出力が各X電極にそれぞれ供給される。8gは高電圧バッファ部8fに供給される電圧値を設定するデータが格納されているROMテーブル(又はRAMテーブル)であって、例えば前記Lビットのデータで読み出されたROMテーブル8gで指定された値の電圧が高電圧選択部8hを介して前記高電圧バッファ部8fに供給される。なお、Lビットのデータを直接A/D変換器によって電圧値に変換するようにしてもよい。そして、高電圧選択部8hでは前記シリアルデータとして入力された画素データのLビットのデータによって出力される電圧値が選択され、高電圧バッファ部8fの各バッファアンプ8f (1, 2, 3, ……m) の駆動電圧として供給されることとなる。

【0025】なお、高電圧選択部8h内にも、前記したシフトレジスタ8a、ラッチ回路8b、比較部8cに該当する回路を設けることによって、Lビットに対応する高電圧を選択し、水平方向に並ぶ各画素に対して補正すべき駆動電圧が与えられるようにしている。

【0026】以下、図3(a)～(h)に示した各クロック、出力データの波形を参照して上記した各機能回路の動作について説明する。1水平ラインの画像データは例えば6ビットで構成される1画素のうち4ビットがシリアルデータ(e)として、シフトクロック(c)によって順次シフトレジスタ8aに格納される。そして1水平ライン、例えば320画素分の画像データはラッチ信号によってパラレルデータとしてラッチ回路8bにラッチされる。そして、1水平ライン毎のパラレルデータとして比較部8cに出力されるようになる。比較部8cではラッチ回路8bの出力データ(4ビット)とKビットカウンタ8dのカウント値の比較がなされる。Kビットカウンタ8dはクリアクロック(a)の立ち上がりにより初期化された後にカウントアップされ、カウントデータの値とラッチ回路8bの出力データの値が一致したときにコンパレータ8c1、8c2、・・・8cmからゲート回路8eを介して出力データが出力される。すなわち、比較部8cの出力データが駆動パルスの印加時間(パルス幅)であり、比較部8cとゲート回路8eによるPWM変調により階調の印加時間が制御されるようになる。

【0027】一方、前記一画素のデータのうちLビットのデータも順次1水平ライン分が高電圧選択部8hに入力される。高電圧選択部8hは、この2ビットのデータ

に対応する階調電圧となる電圧値を各画像毎にROM 8 gのデータに基づいて選択し、高電圧バッファ部 8 fの各バッファアンプ 8 f (1, 2, 3, ……m)の駆動電圧となるように供給する。Lビットのデータは主にFEDの表示特性(発光特性)を補正するためのデータであって、Mビットの中の例えば下位Lビットを割り当てる。そして、後で述べるようにこのLビットのデータによって画像面の表示むらやガンマ特性などを補正するようにしている。

【0028】このようにして高電圧選択部 8 hにより選択された階調電圧値と、比較部 8 b及びゲート回路 8 eにより得られた印加時間(パルス幅)は高電圧バッファ 8 fの各バッファアンプを同時に制御し、例えば図3 (f) (g) (h)に示すような波形で駆動パルスが形成される。(f)は例えば11番目のある画素をドライブする駆動パルスで電圧値がV1、パルス幅がW1となっていることを示す。また(g)は例えば23番目のある画素をドライブする駆動パルスで電圧値がV2、パルス幅がW2となっている。同様に(h)は例えば3F番目の画像をドライブする駆動パルスの一波形例を示しており、電圧値がV3、パルス幅がW3となっていることを示す。本発明の場合は上記したように、駆動パルスをPWM変調とPAM変調を併用して求めることで、水平ラインの各画素毎に電圧レベルV及び印加時間Wが異なる駆動パルスで階調駆動することができるようになる。

【0029】図4はPWM変調及びPAM変調により得られる駆動パルスにより例えば16段階で階調駆動する場合の光量変化の一例を模式的に示す図であり、縦方向に電圧レベル、横方向に印加時間を示し、この電圧レベルと印加時間から得られる光量は S_{pv} で示されている。この図に示される階調段階数も図9、図11で説明した場合と同様に16段階であるが、階調電圧値と印加時間を同時に制御できるため、PWM変調、PAM変調をそれぞれ行なっていた場合よりも、光量のダイナミックレンジが広がるようになる。またROM 8 gにメモリされている電圧値選択データは任意に設定することもできるので、階調数の設定を換えることなくFECの素子特性のばらつきなどを同時に補正することができるようになる。

【0030】特に、階調電圧値をモニタ画像のコントラスト特性を考慮して任意に設定することにより、例えば図5に示されている、曲線A($\gamma=1$)、B($\gamma=2$)、C($\gamma=0.5$)のような輝度変調特性(ガンマ補正)を任意に設定することができるようになり、例えばテレビジョン受像機などのモニタ装置においても高品位な画像表示を行なうことができるようになる。

【0031】なお、上記実施例はROMテーブルを使用して補正データに対応する電圧を出力しているが、Lビ*

* ットの画像データを電圧値に変換して直接パルス振幅変調を行うようにしてもよい。

【0032】

【発明の効果】以上、説明したように本発明の電界放出素子の駆動回路はPWM階調制御とPAM階調制御を同時に行なうことにより、駆動パルスの電圧値と印加時間(パルス幅)を制御することができるようになり、同じ階調数を表現する場合でも従来と比較して印加パルス幅と電圧値の分割ステップ数を削減することができるようになる。特に画像データの中の一部のデータによって駆動電圧を設定することができることから、例えばFEC等の素子特性のばらつきがあるような場合でも、そのFECを使用した各ディスプレイ装置間のばらつきに対応して、ROMテーブルを形成することにより、表示装置の発光特性を均一化させることができるという効果がある。また、同様にして輝度変調特性(ガンマ補正)も任意に設定することができるのでテレビジョン受像機等のモニタ装置としても高品位な画像表示を行なうことができるようになる。

【図面の簡単な説明】

【図1】本発明の実施例のディスプレイ装置の回路ブロックを示す図である。

【図2】本実施例のディスプレイ装置におけるX走査ドライバの回路ブロックを示す図である。

【図3】X走査ドライバにおける各種クロック及び出力データの波形を示す図である。

【図4】本実施例の階調駆動による光量変化を模式的に示す図である。

【図5】本実施例のにおいて設定できるガンマ補正の一例を示す図である。

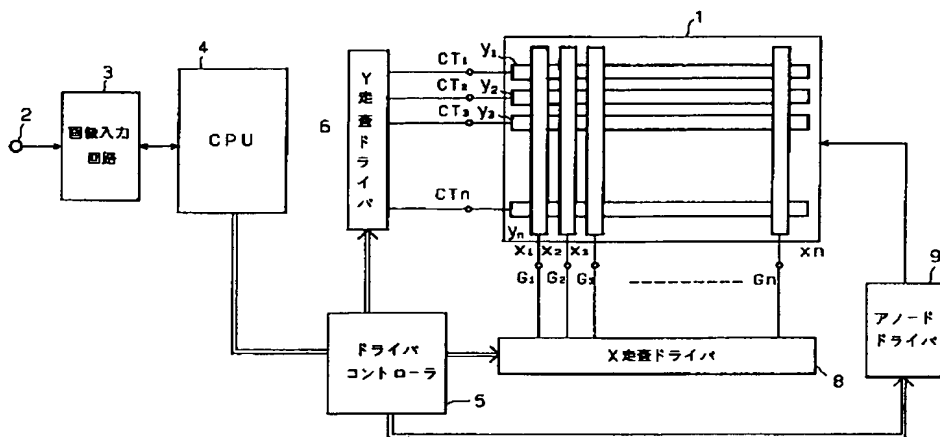
【図6】スピント(Spindt)型の電界放出カソードを示す斜視図及び断面図である。

【図7】電界放出型ディスプレイの構成を示す図である。

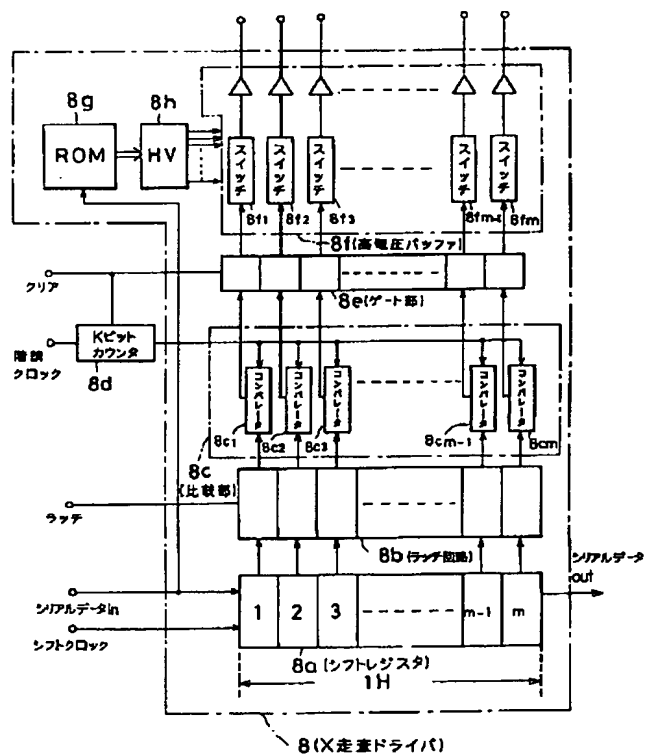
【符号の説明】

- 1 タブレット
- 6 Y走査ドライバ
- 8 X走査ドライバ
- 8 a シフトレジスタ
- 8 b ラッチ回路
- 8 c 比較部
- 8 d Kビットカウンタ
- 8 e ゲート部
- 8 f 高電圧バッファ
- 8 g ROM
- 8 h 高電圧選択部
- 8 i 増幅部

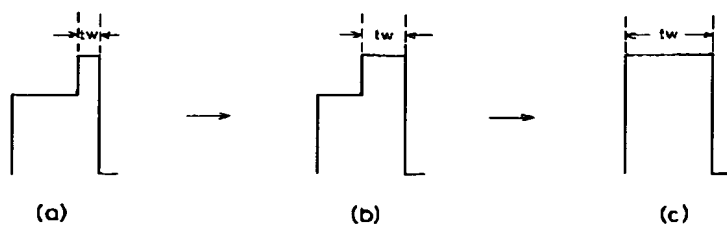
【図1】



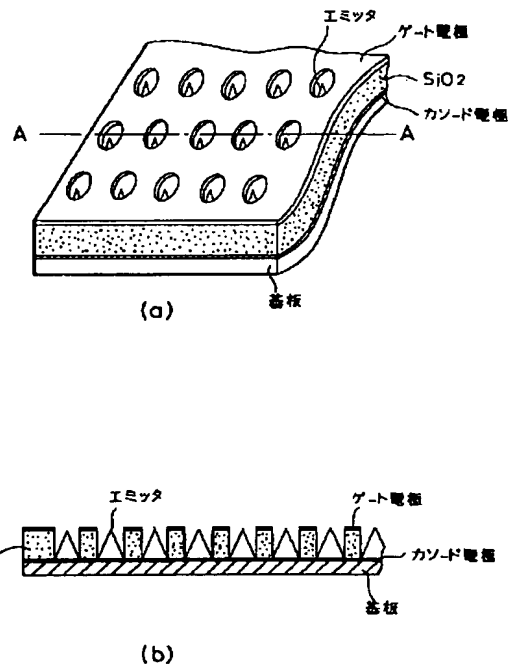
【図2】



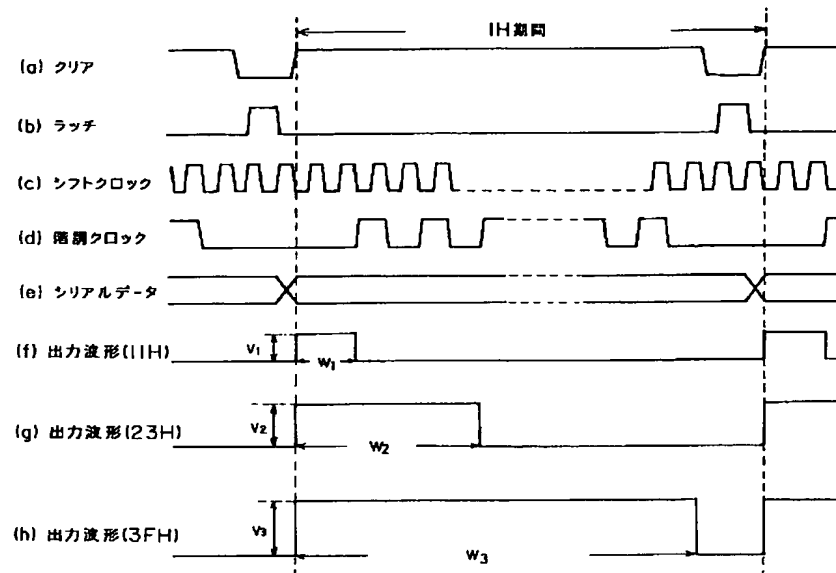
【図8】



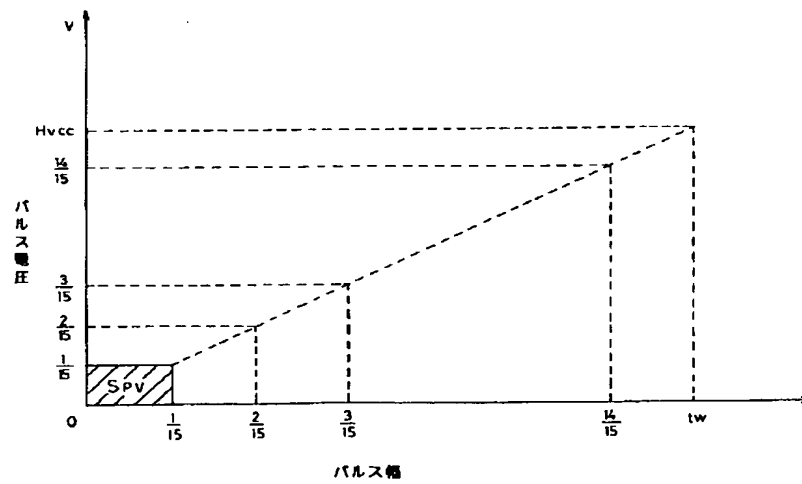
【図6】



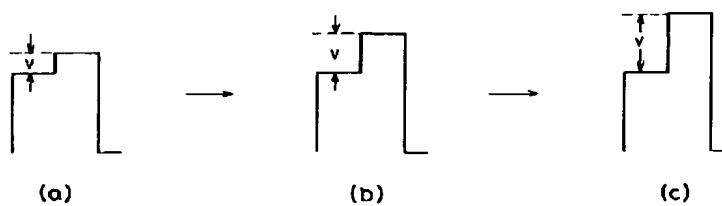
【図3】



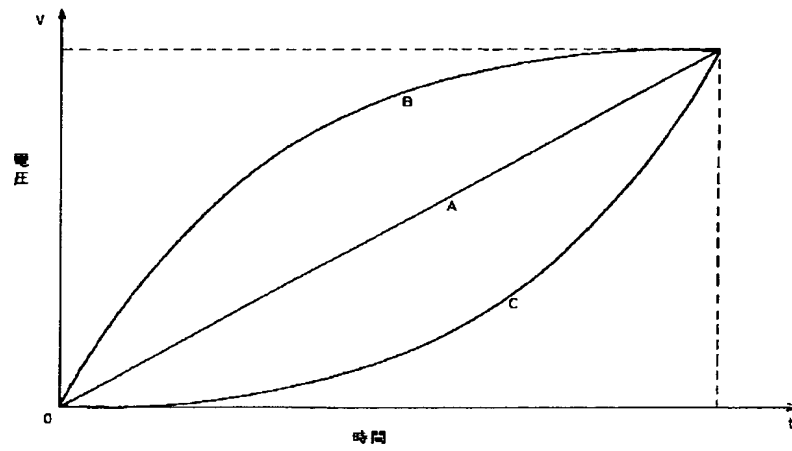
【図4】



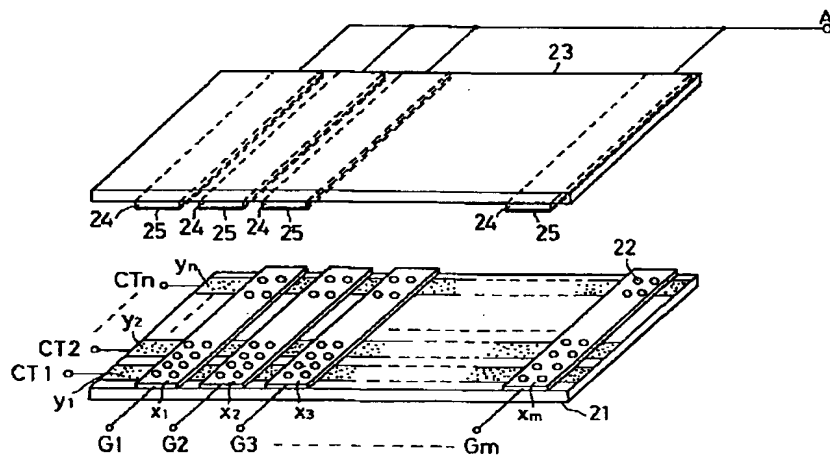
【図10】



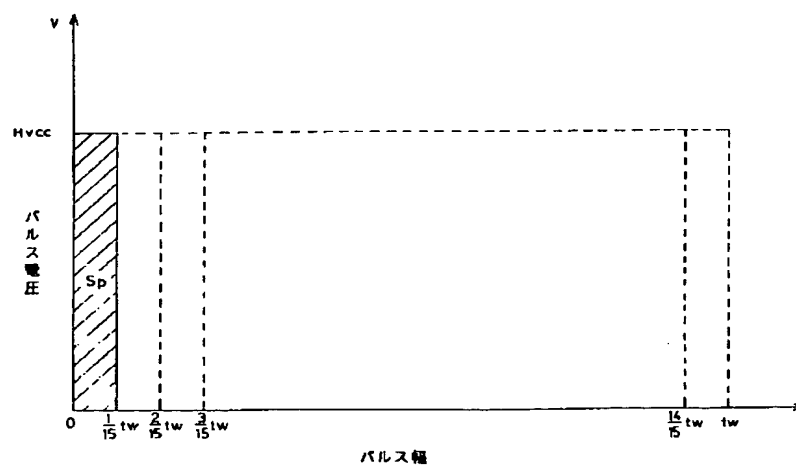
【図 5】



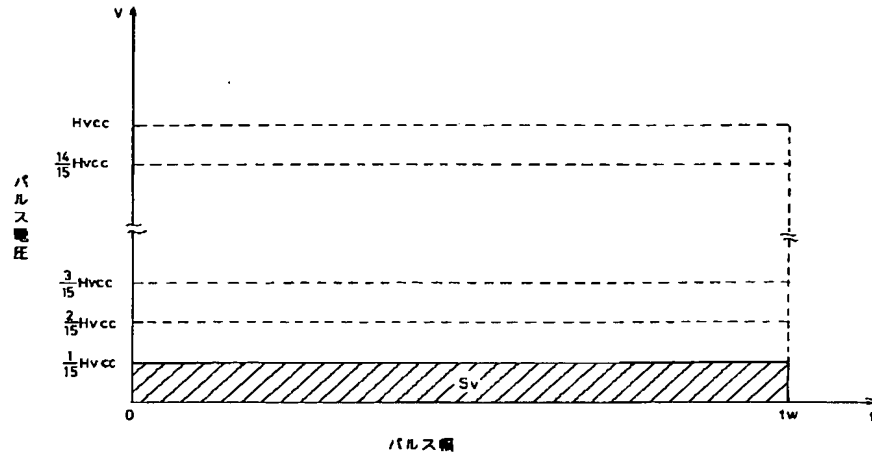
【図 7】



【図 9】



【図 11】



【手続補正書】

【提出日】平成 6 年 6 月 17 日

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】図面の簡単な説明

【補正方法】変更

【補正内容】

【図面の簡単な説明】

【図 1】本発明の実施例のディスプレイ装置の回路ブロックを示す図である。

【図 2】本実施例のディスプレイ装置における X 走査ドライバの回路ブロックを示す図である。

【図 3】X 走査ドライバにおける各種クロック及び出力データの波形を示す図である。

【図 4】本実施例の階調駆動による光量変化を模式的に示す図である。

【図 5】本実施例のにおいて設定できるガンマ補正の一例を示す図である。

【図 6】スピント (Spindt) 型の電界放出カソードを示す斜視図及び断面図である。

【図 7】電界放出型ディスプレイの構成を示す図である。

【図 8】階調制御を PWM 駆動方式で行う場合の駆動電圧のパルス幅を模式的に示す図である。

【図 9】図 8 に示した駆動電圧のパルス幅と光量の関係を示す図である。

【図 10】階調制御を PAM 駆動方式で行う場合の駆動電圧の電圧値を模式的に示す図である。

【図 11】図 10 に示した駆動電圧の電圧値と光量の関係を示す図である。

【符号の説明】

- 1 タブレット
- 6 Y 走査ドライバ
- 8 X 走査ドライバ
- 8 a シフトレジスタ
- 8 b ラッチ回路
- 8 c 比較部
- 8 d K ビットカウンタ
- 8 e ゲート部
- 8 f 高電圧バッファ
- 8 g ROM
- 8 h 高電圧選択部
- 8 i 増幅部



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09281925 A**(43) Date of publication of application: **31 . 10 . 97**

(51) Int. Cl.

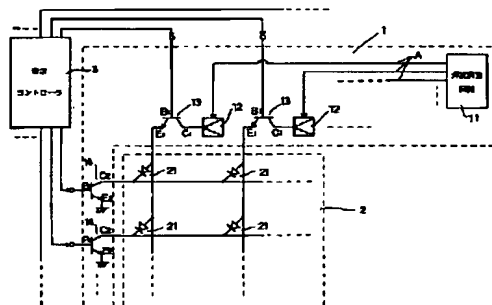
G09G 3/20**G09F 9/33****G09G 3/32**(21) Application number: **08093742**(71) Applicant: **ROHM CO LTD**(22) Date of filing: **16 . 04 . 96**(72) Inventor: **ISHIHARA TAKAYUKI**(54) **LIGHT EMITTING ELEMENT DRIVE CIRCUIT**

COPYRIGHT: (C)1997,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To reduce the load on a drive circuit, to make finer gradation control possible to prevent noise emission by providing a luminance adjustment circuit controlling a current of a constant current source so as to be a prescribed luminance.

SOLUTION: The drive circuit 1 is constituted of the luminance adjustment circuit 11, the constant current sources 12 of the same number of pieces as the number of columns of a dot matrix unit 2, a first transistor 13 and second transistors 14 of the same number of pieces as the number of rows of the dot matrix unit 2. Then, the luminance adjustment circuit 11 has a memory, and stores plural drive current values (the adjustment values of the constant current sources 12) beforehand in the memory at every LED(light emitting diode) 21, and reads out the adjustment value from the memory according to the luminance inputted from a luminance specifying part, and outputs a constant current source control signal A to respective constant current sources 12 according to the value to control the currents supplied by the constant current sources 12. In such a manner, the drive current of the LED 21 is controlled.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-281925

(43) 公開日 平成9年(1997)10月31日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/20		4237-5H	G 0 9 G 3/20	K
G 0 9 F 9/33			G 0 9 F 9/33	M
G 0 9 G 3/32		4237-5H	G 0 9 G 3/32	

審査請求 有 請求項の数4 O L (全 5 頁)

(21) 出願番号 特願平8-93742

(22) 出願日 平成8年(1996)4月16日

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 石原 孝幸

京都市右京区西院溝崎町21番地 ローム株式会社内

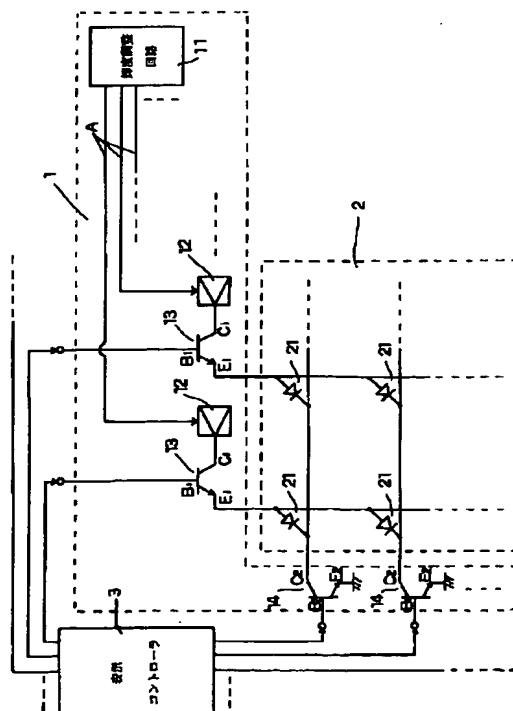
(74) 代理人 弁理士 佐野 静夫

(54) 【発明の名称】 発光素子の駆動回路

(57) 【要約】

【課題】 従来の発光素子の駆動回路では、発光素子の点灯時間を変化させることによって発光素子の輝度を調整しており、階調制御を行うためには点灯時間を高周波パルスで制御しなければならない。

【解決手段】 発光素子の駆動回路1において、発光素子の電源に定電流電源12を用い、発光素子の輝度が所定のものとなるように前記定電流電源12の供給電流を制御する輝度調整回路11を有することを特徴としている。



【特許請求の範囲】

【請求項1】 発光素子の電源として定電流電源を用いた発光素子の駆動回路において、所定の輝度になるように前記定電流電源の電流を制御する輝度調整回路を有することを特徴とする発光素子の駆動回路。

【請求項2】 前記輝度調整回路は前記定電流電源の調整値を記憶するメモリを有しており、前記発光素子の駆動に際して前記メモリに記憶されている調整値を読み出して前記定電流電源を制御することを特徴とする請求項1に記載の発光素子の駆動回路。

【請求項3】 前記発光素子がマトリクス状に複数配されており、前記メモリは各発光素子毎に調整値を記憶していることを特徴とする請求項2に記載の発光素子の駆動回路。

【請求項4】 発光素子を所定時間単位で駆動する発光素子の駆動回路において、前記発光素子を定電流電源によって定電流駆動するとともに、前記所定時間単位内における駆動時間を可変することによって階調制御のみを行うことを特徴とする発光素子の駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、屋内あるいは屋外用の表示装置として使用されるLED（発光ダイオード）などの発光素子を駆動させる発光素子の駆動回路に関するものである。

【0002】

【従来の技術】図5は従来の発光素子の駆動回路4に発光素子として複数のLED21をマトリクス状に配置したドットマトリクスユニット2及び表示データ源、シフトレジスタ、メモリなどからなる表示コントローラ3を接続したLED表示装置のブロック図であって、駆動回路4はドットマトリクスユニット2の列数と同数個の定電圧電源41、抵抗42、第1トランジスタ13、ドットマトリクスユニット2の行数と同数個の第2トランジスタ14で構成されている。

【0003】LED21のアノードは抵抗42を介して第1トランジスタ13のエミッタ端子E₁に、カソードは第2トランジスタ14のコレクタ端子C₂にそれぞれ接続されており、定電圧電源41はLED21に順方向に所定の電圧を印加するように第1トランジスタ13のコレクタ端子C₁に接続されており、第2トランジスタ14のエミッタ端子E₂は接地されている。

【0004】表示コントローラ3は第1トランジスタ13のベース端子B₁と第2トランジスタ14のベース端子B₂とに所定電圧の高レベル信号またはほぼ0Vの低レベル信号のどちらかを出力し、第1トランジスタ13、第2トランジスタ14は前記高レベル信号が入力されるとONになる。ONになった第1トランジスタ13のエミッタ端子E₁にそのアノードが接続されており、かつ、ONになった第2トランジスタ14のコレクタ端

子C₂にそのカソードが接続されているLED21に電流が流れて点灯する。

【0005】尚、第2トランジスタ14には、第1行、第2行、第3行、……の順に基本点灯時間Tの所定時間単位で前記高レベル信号が入力され（図6参照）、第1トランジスタ13に入力される信号に応じて第1行、第2行、第3行、……の順に1行ずつLED21が点灯するものとする。

【0006】LED21に流れる電流値については、LED21が発光する色によって異なる所定のもの、例えば赤色を発光するLED21には20mA、緑色を発光するLED21には3.0mA、青色を発光するLED21には40mA、となるように抵抗42が選択されている。尚、この例ではドットマトリクス2の同一列には発光色が同一のLED21が配置されているものとする。

【0007】

【発明が解決しようとする課題】ドットマトリクスユニット2は通常上下左右に連ねて使用することが多いが、LED21の特性にばらつきがあるため、各ユニット間で輝度が異なってくる。そこで、このようなユニット間での輝度差をなくすため、ドットマトリクスユニット2毎に輝度調整を行う（輝度を変化させる）ことができるようになっている。この輝度調整は、上記従来の駆動回路41ではLED21の駆動電流が固定であるので、LED21の点灯時間を変化させることによって行わなければならないが、これが原因で階調制御が困難になっている。

【0008】というのは、階調制御もLED21の点灯時間を制御することによって行うので、LED21の点灯状態、つまり第1トランジスタ13への入力信号を、図7に示すように、高周波パルスを含むものとしなければならないからである。したがって、駆動回路41の能力を考えるとあまり細かく階調制御することができず、また、高周波パルスが原因となってノイズ放出の心配もある。

【0009】そこで、本発明は、より細かな階調制御を行うことができ、また、ノイズ放出の心配のない発光素子の駆動回路を提供することを目的とする。

【0010】

【課題を解決するための手段】上記の目的を達成するため、請求項1に記載の発光素子の駆動回路では、発光素子の電源として定電流電源を用いた発光素子の駆動回路において、所定の輝度になるように前記定電流電源の電流を制御する輝度調整回路を有することを特徴としている。

【0011】また、請求項2に記載の発光素子の駆動回路では、請求項1に記載の発光素子の駆動回路において、前記輝度調整回路は前記定電流電源の調整値を記憶するメモリを有しており、前記発光素子の駆動に際して前記メモリに記憶されている調整値を読み出して前記定

電流電源を制御することを特徴としている。

【0012】また、請求項3に記載の発光素子の駆動回路では、請求項2に記載の発光素子の駆動回路において、前記発光素子がマトリクス状に複数配されており、前記メモリは各発光素子毎に調整値を記憶していることを特徴としている。

【0013】また、請求項4に記載の発光素子の駆動回路では、発光素子を所定時間単位で駆動する発光素子の駆動回路において、前記発光素子を定電流電源によって定電流駆動するとともに、前記所定時間単位内における駆動時間を可変することによって階調制御のみを行うことを特徴としている。

【0014】以上のようにすることによって、発光素子の駆動電流を制御して輝度調整を行うので、輝度調整のために発光素子の点灯時間を変化させる必要はなくなり、階調制御のためだけに発光素子の点灯時間を制御すればよいことになる。したがって、輝度調整に当てていた時間を階調制御の時間とすることができ、高周波パルスで階調制御せずにすむ。

【0015】

【発明の実施の形態】以下に本発明の実施形態を図面を参照しながら説明する。図1は本発明の一実施形態である発光素子の駆動回路1に発光素子として複数のLED21をマトリクス状に配置したドットマトリクスユニット2及び表示データ源、シフトレジスタ、メモリなどからなる表示コントローラ3を接続したLED表示装置のブロック図であって、駆動回路1は輝度調整回路11、ドットマトリクスユニット2の列数と同数個の定電流電源12、第1トランジスタ13、ドットマトリクスユニット2の行数と同数個の第2トランジスタ14で構成されている。

【0016】LED21のアノードは第1トランジスタ13のエミッタ端子E₁に、カソードは第2トランジスタ14のコレクタ端子C₂にそれぞれ接続されており、定電流電源12はLED21に順方向に所定の電流を流すように第1トランジスタ13のコレクタ端子C₁に接続されており、第2トランジスタ14のエミッタ端子E₂は接地されている。

【0017】表示コントローラ3は第1トランジスタ13のベース端子B₁と第2トランジスタ14のベース端子B₂に所定電圧の高レベル信号またはほぼ0Vの低レベル信号のどちらかを出力し、第1トランジスタ13、第2トランジスタ14は前記高レベル信号が入力されるとONになる。ONになった第1トランジスタ13のエミッタ端子E₁にそのアノードが接続されており、かつ、ONになった第2トランジスタ14のコレクタ端子C₂にそのカソードが接続されているLED21に電流が流れて点灯する。

【0018】尚、第2トランジスタ14には、第1行、第2行、第3行、……の順に基本点灯時間Tの所定時

間単位で前記高レベル信号が入力され(図6参照)、第1トランジスタ13に入力される信号に応じて第1行、第2行、第3行、……の順に1行ずつLED21が点灯するものとする。

【0019】輝度調整回路11はメモリを有しており、そのメモリに予め各LED21毎に駆動電流値(定電流電源12の調整値)を複数記憶しており(そのイメージ図を図2に示す)、図示しない輝度指定部から入力される輝度に応じてメモリから調整値を読み出して、それにしたがって定電流電源制御信号Aを各定電流電源12に出力し、定電流電源12が供給する電流を制御する。

【0020】その結果、図2のイメージ図にしたがった具体的な例をあげると、第1列のLED21に接続された定電流電源12の供給電流は、図3に示すように、輝度として1が指定されると最初の基本点灯時間Tの間は20mA、次の基本点灯時間Tの間には30mA、さらに次の基本点灯時間Tの間には40mA、……となり、輝度として2が指定されると最初の基本点灯時間Tの間には22mA、次の基本点灯時間Tの間には33mA、さらに次の基本点灯時間Tの間には44mA、……となり、……というようになる。

【0021】つまり、LED21に流れる電流値を、第1行、第1列のLED21では20mA、第2行、第1列のLED21では30mA、第3行、第1列のLED21では40mA、……にして輝度を1に、LED21に流れる電流値を、第1行、第1列のLED21では22mA、第2行、第1列のLED21では33mA、第3行、第1列のLED21では44mA、……にして輝度を2に、……というように輝度調整を行う。

【0022】以上のようにして、LED21の駆動電流を制御してやることによって輝度を調整済みであるので、輝度調整のために点灯時間を変化させる必要はなくなり、階調制御のためだけにLED21の点灯時間を制御すれば良いことになる。したがって、LED21の点灯状態、つまり第1トランジスタ13への入力信号は図4に示すようになり、輝度調整に当てていた時間を階調制御の時間とすることができ、高周波パルスで階調制御せずにすむ。

【0023】

【発明の効果】以上説明したように、本発明の発光素子の駆動回路によれば、高周波パルスで階調制御する必要がなくなるので、駆動回路の負担が減少し、より細かな階調制御を行うことができ、また、ノイズ放出の心配もなくなる。

【図面の簡単な説明】

【図1】 本発明の一実施形態である発光素子の駆動回路1を用いたLED表示装置のブロック図。

【図2】 輝度調整回路11が輝度に応じたLEDの駆動電流値を記憶しているイメージ図。

【図3】 定電流電源12の供給電流を説明する図。

【図4】 本発明の発光素子の駆動回路による発光素子の点灯状態を示す図。

【図5】 一従来例の発光素子の駆動回路4を用いたLED表示装置のブロック図。

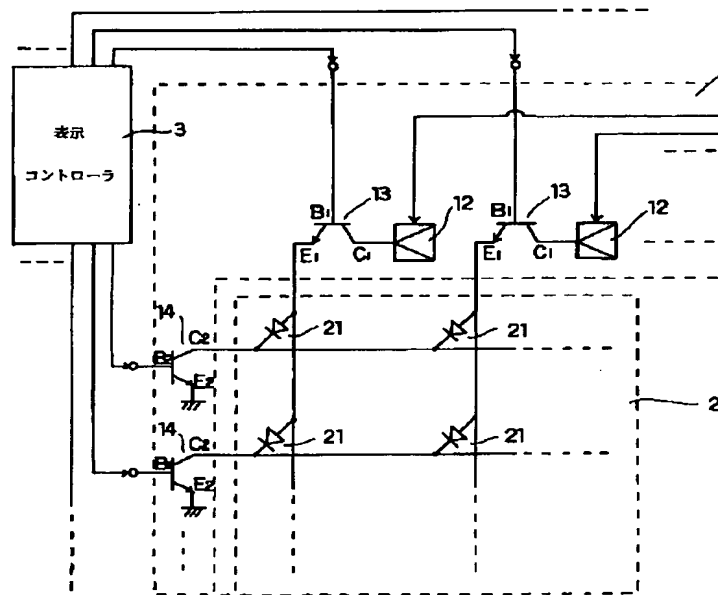
【図6】 第2トランジスタ14に入力される信号を示す図。

【図7】 従来の発光素子の駆動回路による発光素子の点灯状態を示す図。

【符号の説明】

- 1 本発明の一実施形態である発光素子の駆動回路 * 10 4 2 抵抗
- * 2 ドットマトリクスユニット
3 表示コントローラ
4 従来例の発光素子の駆動回路
11 輝度調整回路
12 定電流電源
13 第1トランジスタ
14 第2トランジスタ
21 LED (発光ダイオード)
41 定電圧電源
42 抵抗

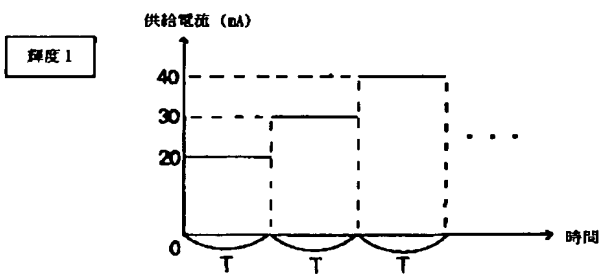
【図1】



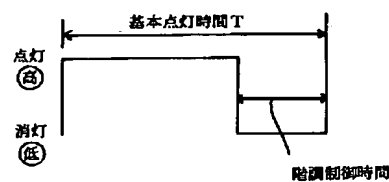
【図2】

輝度2				
1	2	3	...	
輝度1				
1	2	3	...	
1	20	30	40	...
2	30	40	20	...
3	40	20	30	...
...

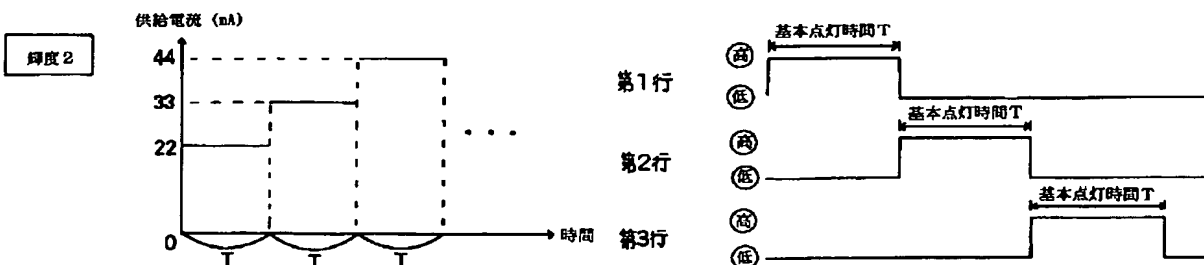
【図3】



【図4】



【図6】





PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11085104 A**(43) Date of publication of application: **30 . 03 . 99**

(51) Int. Cl.

G09G 3/32**G09F 9/33****G09G 3/20**(21) Application number: **09246517**(22) Date of filing: **11 . 09 . 97**(71) Applicant: **N H K TECHNICAL SERVICE:KK**(72) Inventor: **TSUTSUI TAKEO**(54) **ELIMINATING METHOD FOR FIXED PATTERN NOISE OF LARGE SCREEN LED DISPLAY DEVICE**

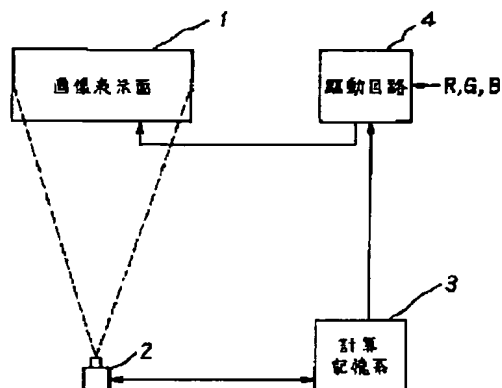
respective corresponding LEDs are luminance-modulated.

COPYRIGHT: (C)1999,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To eliminate a fixed pattern noise by which luminance difference of individual LED causes luminance unevenness in a large screen LED display device.

SOLUTION: A picture display screen 1 of a large screen LED display device is divided into plural blocks, all LEDs included in them are successively lighted with an equal signal level, LEDs successively lighted are photographed by a CCD camera 2 provided with a telephoto lens which can look simultaneously one block, a luminance compensation coefficient of a LED is calculated based on a luminance level of an obtained picture signal, that result is stored in a compensation coefficient memory 3, after storing of a luminance compensation coefficient of each LED of all blocks is finished, a compensation coefficient is read out from the compensation coefficient memory 3 when picture display is performed, a picture signal with which respective LED is luminance-modulated or a picture signal gammer-compensated which is multiplied by that picture signal, the signal level of these resultant output signals are converted to quantity of current, and



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-85104

(43) 公開日 平成11年(1999) 3月30日

(51) Int.Cl.⁸

識別記号

F I

G 0 9 G 3/32

G 0 9 G 3/32

G 0 9 F 9/33

G 0 9 F 9/33

M

G 0 9 G 3/20

G 0 9 G 3/20

K

Y

審査請求 未請求 請求項の数 6 O L (全 6 頁)

(21) 出願番号 特願平9-246517

(22) 出願日 平成9年(1997) 9月11日

(71) 出願人 594044646

株式会社エヌエイチケイテクニカルサービ
ス

東京都渋谷区神山町 4 番14号 第三共同ビ
ル

(72) 発明者 筒井 健夫

東京都渋谷区神山町 4 番14号 株式会社エ
ヌエイチケイテクニカルサービス内

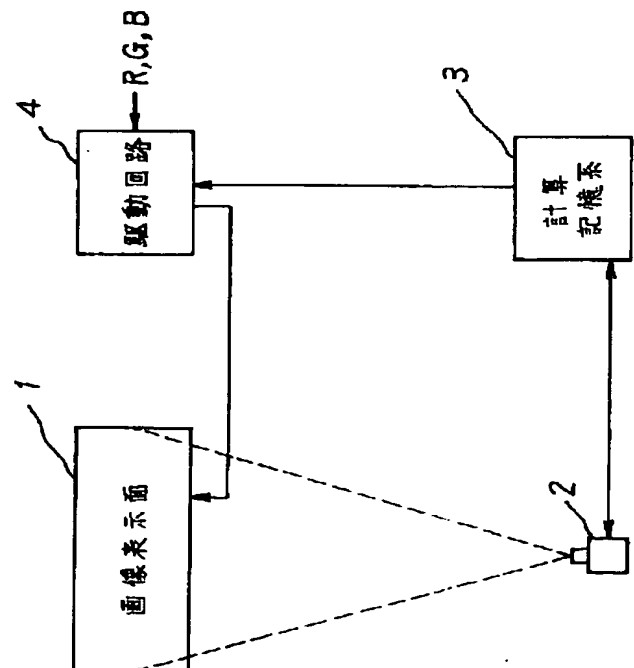
(74) 代理人 弁理士 杉村 暁秀 (外 8 名)

(54) 【発明の名称】 大画面LED表示装置の固定パターンノイズ除去方法

(57) 【要約】 (修正有)

【課題】 大画面LED表示装置で個々のLEDの輝度差がそのまま表示画面の輝度むらとなることで生じる固定パターンノイズを除去する。

【解決手段】 大画面LED表示装置の画像表示面1を複数のブロックに分割し、それらに含まれるLEDの全てを等信号レベルで順次点灯し、ブロックの1つを同時に視野内に入れることのできる望遠レンズを具えたCCDカメラ2により順次点灯したLEDを撮影し、得た画像信号の輝度レベルに基づいてLEDの輝度補正係数を計算して、結果を補正係数メモリ3に書き込み、全てのブロックの各LEDの輝度補正係数の書き込みが終了した後、画像表示を行うに際して補正係数メモリから補正係数を読み出し、それぞれ相当するLEDを輝度変調する画像信号又はガンマ補正した画像信号と掛け算し、結果の出力信号の信号レベルを電流量に変換してそれぞれ相当するLEDを輝度変調する。



【特許請求の範囲】

【請求項1】 大画面LED表示装置の画像表示面を複数のブロックに分割し、それら分割されたブロックに含まれるLEDのすべてを1個ずつ等信号レベルで順次点灯するとともに、前記ブロックの1つを同時に視野内に入れることのできる望遠鏡または望遠レンズを具えたCCDカメラにより前記順次点灯されたLEDを撮影し、得られた画像信号の輝度レベルに基づいて前記順次点灯されたLEDの輝度補正係数を計算して、該計算結果を補正係数メモリに書き込み、

全てのブロックの各LEDの輝度補正係数の書き込みが終了した後、前記LED表示装置が画像表示を行うに際して、前記補正係数メモリから前記補正係数を各LEDごとに読み出し、そしてそれら読み出した補正係数を、それぞれ相当するLEDを輝度変調する画像信号またはガンマ補正された画像信号と掛け算し、その掛け算された結果の出力信号の信号レベルを電流量に変換してそれぞれ相当するLEDを輝度変調するステップを含んでいることを特徴とする大画面LED表示装置の固定パターンノイズ除去方法。

【請求項2】 請求項1記載の方法において、前記順次点灯されたLEDの撮影は、点灯されたLEDが含まれる前記ブロックが前記CCDカメラの撮影出力の画枠内に入るように前記CCDカメラを固定して撮影し、当該ブロック内のLEDの撮影が終了したとき、他のブロックの撮影に移るよう前記CCDカメラの向きを変えるようにしたことを特徴とする大画面LED表示装置の固定パターンノイズ除去方法。

【請求項3】 請求項2記載の方法において、前記CCDカメラの向きを変えるために、赤道儀を使用したことを特徴とする大画面LED表示装置の固定パターンノイズ除去方法。

【請求項4】 請求項1記載の方法において、前記順次点灯されたLEDの輝度補正係数 K_x の計算は、

【数1】

$$K_x = 1 - \frac{L_x - L_{\min}}{L_{\max}}$$

ここに、 L_x : 補正対象とするLEDの輝度

L_{\min} : 最小の輝度を示すLEDの輝度

L_{\max} : 最大の輝度を示すLEDの輝度

に基づいて行われることを特徴とする大画面LED表示装置の固定パターンノイズ除去方法。

【請求項5】 請求項1記載の方法において、前記掛算された結果の出力信号レベルを電流量に変換するために、前記出力信号レベルに対応して電流量が振幅変調され、該振幅変調された電流レベルを所定期間維持するように構成されていることを特徴とする大画面LED表示装置の固定パターンノイズ除去方法。

【請求項6】 請求項4記載の方法において、前記所定

期間は、前記LED表示装置がハイビジョンをライン単位で表示するとき、29.6 μ 秒であることを特徴とする大画面LED表示装置の固定パターンノイズ除去方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ハイビジョン画像等を発光ダイオード(LED)を用いた大画面の画像表示装置に表示するに際して、個々のLEDの輝度差から生ずる画面の輝度むらを除去する大画面LED表示装置の固定パターンノイズ除去方法に関する。

【0002】

【発明が解決しようとする課題】LEDを発光要素として使用する画像表示装置においては、個々のLEDの輝度差がそのまま表示画面の輝度むらとなり、これは、経時劣化を除き時間とともに変化しないことから固定パターンノイズと呼ばれている。固定パターンノイズは、多数の画素をマトリクス配置した画像表示装置等においては常に問題となり、何らかの解決策が施されている。

【0003】現在、広告等の目的で戸外に配置されてカラー画像を表示する大画面の画像表示装置は、発光素子として電球やガス入り電球が使用されているものが多い。しかし、ハイビジョンのような高精細な画像を表示する場合には、小型の発光素子を高密度に配置することが必要であるが、これに最も適した発光素子としてLEDが有望である。

【0004】LEDを用いた大画面表示装置の、上記電球等を用いた大画面表示装置と大きく異なる点は、発光素子自体の大きさ、素子配置の密度(従って、使用素子数)、および個々の発光素子の発光輝度にある。

【0005】本発明の目的は、発光素子自体は小型で、高密度に膨大な数の発光素子が配置される大画面のLED画像表示装置に関し、その固定パターンノイズを除去するのに最も適するように構成した大画面LED表示装置の固定パターンノイズ除去方法を提供することにある。

【0006】

【課題を解決するための手段】上記目的を達成するために、本発明大画面LED表示装置の固定パターンノイズ除去方法は、大画面LED表示装置の画像表示面を複数のブロックに分割し、それら分割されたブロックに含まれるLEDのすべてを1個ずつ等信号レベルで順次点灯するとともに、前記ブロックの1つを同時に視野内に入れることのできる望遠鏡または望遠レンズを具えたCCDカメラにより前記順次点灯されたLEDを撮影し、得られた画像信号の輝度レベルに基づいて前記順次点灯されたLEDの輝度補正係数を計算して、該計算結果を補正係数メモリに書き込み、全てのブロックの各LEDの輝度補正係数の書き込みが終了した後、前記LED表示装置が画像表示を行うに際して、前記補正係数メモリか

ら前記補正係数を各LEDごとに読み出し、そしてそれら読み出した補正係数を、それぞれ相当するLEDを輝度変調する画像信号またはガンマ補正された画像信号と掛け算し、その掛け算された結果の出力信号の信号レベルを電流量に変換してそれぞれ相当するLEDを輝度変調するステップを含んでいることを特徴とするものである。

【0007】また、本発明大画面LED表示装置の固定パターンノイズ除去方法は、前記順次点灯されたLEDの撮影が、点灯されたLEDが含まれる前記ブロックが前記CCDカメラの撮影出力の画枠内に入るように前記CCDカメラを固定して撮影し、当該ブロック内のLEDの撮影が終了したとき、他のブロックの撮影に移るよう前記CCDカメラの向きを変えるようにしたことを特徴とするものである。

【0008】また、本発明大画面LED表示装置の固定パターンノイズ除去方法は、前記CCDカメラの向きを変えるために、赤道儀を使用したことを特徴とするものである。

【0009】また、本発明大画面LED表示装置の固定パターンノイズ除去方法は、前記順次点灯されたLEDの輝度補正係数 K_x の計算が、

【数2】

$$K_x = 1 - \frac{L_x - L_{\min}}{L_{\max}}$$

ここに、 L_x : 補正対象とするLEDの輝度

L_{\min} : 最小の輝度を示すLEDの輝度

L_{\max} : 最大の輝度を示すLEDの輝度

に基づいて行われることを特徴とするものである。

【0010】また、本発明大画面LED表示装置の固定パターンノイズ除去方法は、前記掛算された結果の出力信号レベルを電流量に変換するために、前記出力信号レベルに対応して電流量が振幅変調され、該振幅変調された電流レベルを所定期間維持するよう構成されていることを特徴とするものである。

【0011】また、本発明大画面LED表示装置の固定パターンノイズ除去方法は、前記所定期間が、前記LED表示装置がハイビジョンをライン単位で表示するとき、29.6 μ 秒であることを特徴とするものである。

【0012】

【発明の実施の形態】以下に添付図面を参照し、発明の実施の形態に基づいて本発明を詳細に説明する。図1は、本発明による大画面LED表示装置の固定パターンノイズ除去方法を概念的に示している。図1において、1は大画面LED表示装置の画像表示面、2は、この画像表示面1を遠方から撮影する望遠鏡または望遠レンズを具えたCCDカメラ（これは、超望遠レンズ付CCD*

$$\text{全測定時間} = \{ (LED\text{発光時間} + \text{計算処理時間} + \text{データ格納時間}) \times 1\text{ブロックのLED数} \}$$

*カメラでもよい)、3は、CCDカメラ2が撮影した画像信号に基づいて、個々のLEDの輝度補正係数を計算して、その結果(補正係数)を書き込むメモリを具えた計算記憶系、そして4は、計算記憶系3のメモリから補正係数を各LEDごとに読み出し、必要に応じガンマ補正されて個々のLEDを輝度変調する画像信号と掛け算し、掛け算された結果の出力信号の信号レベルを電流量に変換してそれぞれ相当するLEDを輝度変調するよう構成した画像表示面1の駆動回路である。

【0013】いま、本発明による固定パターンノイズ除去方法で、対象としている大画面LED表示装置の画像表示面1の規模は、例えば、各LEDをハイビジョン信号で駆動するものとする、LEDは、1,920×1,080=2,073,600個必要となる。これらLEDを縦横1cm間隔で配置するものとする、図2に示すように、19.2m×10.8m、また、5mm間隔としても9.6m×5.4mと巨大な画像表示面となる。

【0014】次に、この図2を参照して個々のLEDの発光輝度の輝度レベル測定について説明する。もともと、LEDの発光輝度は極めて高いため、外光遮断は厳密に行う必要はなく、曇天や新月の夜、外灯の明かりなどに注意して測定すればよい。測定位置は、画像表示面の中点から表示面1の高さ(10.8m)の5倍前方(すなわち、54m)としたが、このような距離に厳密な意味はなく、標準的な鑑賞位置としてよい。

【0015】各LEDの輝度レベル測定は、具体的には、LEDを1個ずつ等信号レベルで順次点灯し、望遠鏡(例えば、天体望遠鏡)に取り付けたCCDカメラ2でその発光輝度を測定する。いま、天体望遠鏡の視野角を2度(画像表示面上で1,000mm程度)とすると、表示面の横方向の視野角は20度であるため10回の測定角の移動で、また、縦方向の視野角は11.42度であるため6回の測定角の移動で全表示面をカバーすることができる。すなわち、測定のための測定角の移動は合計60回となる。この測定角の移動には、例えば、天体観測用の赤道儀を使用することができる。

【0016】点灯されて撮影された映像(LEDを被写体とする映像)は、A/D変換され、例えば、信号の最大値より3dB低下するまでの画素平均値を信号出力として測定する。また、相隣るLED間の視野角は0.01度となるため、天体望遠鏡の視野角2度、すなわち、一測定ブロックの中には200×200=40,000画素、カラー画像として表示するためには、各画素が赤(R)、緑(G)および青(B)の3個のLEDによって構成されるため120,000個のLEDが含まれることになる。

【0017】全表示面のLEDの輝度レベル測定に要する時間(全測定時間)は、

+ {ブロック移動時間} } × ブロック数

この式中の各要素時間は以下の通りである。

- ・LED発光時間： 1フィールド（16m秒のうち1水平走査期間29.6μ秒）
- ・計算処理時間： 同フィールド内処理
- ・データ格納時間： 同フィールド内処理
- ・ブロック移動時間： 2秒

従って、全測定時間 = $(16 \div 1,000 \times 120,000 + 2) \times 60 = 115,320$ 秒（≒32時間）となる。

【0018】32時間では、暗い夜間に測定を完了させることは不可能である。どうしても6時間以内で完了させたい場合には、1日に一つの色（例えば、赤（R）など）のみを測定することになると約11時間となるが、これでも一夜の測定にはならない。従って、一つの色

の測定を二系統で行い、一夜につき5.5時間で完了させ、三夜で全ての測定を終了させることが考えられる。

【0019】次に、計算記憶系3（図1参照）で行われる補正係数を求める1方法を次に示す。最大の輝度を示すLEDの輝度を L_{max} 、最小の輝度を示すLEDの輝度を L_{min} とした場合、輝度 L_x を示すLEDの補正係数 K_x は次式で求めることができる。

【数3】

$$K_x = 1 - \frac{L_x - L_{min}}{L_{max}}$$

【0020】計算記憶系3から読み出された個々のLEDの補正係数 K_x は駆動系4に送られ、そこで個々のLEDを輝度変調するための画像信号と掛け算され、その掛け算結果に応じたレベルの電流に変換する。

【0021】このように、本発明による方法では、信号の強さに依存した電流駆動方式を採用している。個々のLEDの点灯は、ハイビジョン映像の表示を行う場合、その水平走査期間は29.6μ秒で、デューティサイクルは30Hzである。駆動回路4（図1参照）の一実施形態を図3に示している。

【0022】図3において、5-R、5-Gおよび5-Bは、図1に示す計算記憶系3（図1参照）に含まれる補正係数メモリを示し、それらは合計で、8ビット並列の $1,920 \times 1,080 \times 3$ ビット、すなわち、ほぼ6Mバイトの容量を有し、上述の補正係数 K_x を記憶している。

【0023】一方、大画面LED表示装置の画像表示面1を駆動するために入力される赤（R）、緑（G）および青（B）信号（図3の最左端に示す）は、それぞれガンマ補正回路6-R、6-Gおよび6-Bでガンマ補正され（このガンマ補正は、時により省略され得る）、次いで掛け算回路7-R、7-Gおよび7-Bにて、それぞれ対応する色の補正係数と掛け算される。

【0024】これにより補正を受けたR、GおよびBの各色信号は、それぞれ8ビット並列の1,920段シフトレジスタ8-R、8-Gおよび8-Bにハイビジョンのクロックレート（74.25 MHz）で書き込まれる。これらシ

* フトレジスタに1水平走査期間分の信号が書き込まれた時点で、書き込み内容を表示バッファ9に転送する。

【0025】表示バッファ9からの出力データは、 $1,920 \times 3$ ビットのD-A変換器10に送られアナログの電圧レベルに変換される。この電圧レベルは、さらに電流変換器11において、電圧レベルに対応して振幅変調された電流量に変換され、これが個々のLED1（1走査線あたり、 $1,920 \times 3$ 個）の縦方向に1水平走査期間の間同一レベルを保って供給される。LEDの陰極側は、垂直走査回路（図示しない）からの垂直走査信号により走査して水平ライン毎に接地に接続され、該当する走査線上のLED1を活性にする。これにより、任意の画素点のLEDの発光輝度は、それに対応する画素点の画像信号のレベルを正しく再現することになる。

【0026】本発明の上記実施形態においては、LED表示装置の画像表示面を駆動するのに、D-A変換器出力のアナログ電圧レベルを、そのレベルに応じた電流に変換（電流量の振幅変調）して1水平走査期間供給するようにした。これは、考えられる他の方法、例えば、上記アナログ電圧レベルに応じて、電流の振幅を一定にしてLEDの点灯時間を変化させる（点灯時間の時間幅変調）場合に比して、LED駆動回路の応答周波数を低くすることができ、ひいてはLED表示装置の価格を廉価にすることができるからである。

【0027】ハイビジョン表示の場合、1水平走査期間 T_h は29.6μ秒であり、時間幅変調の場合、これの256分の1の時間幅に相当する輝度も正しく再現するためには、回路の応答周波数を8.64MHzにする必要があるが、振幅変調方式の上記実施形態の場合には33.75kHzでよい。図4に、振幅変調方式と時間幅変調方式の両方式の駆動電流波形を、それぞれ波形（a）、（b）として示している。

【0028】

【発明の効果】本発明方法による固定パターンノイズ除去方法によれば、次のような顕著な効果が得られる。

- ① 個々のLEDの個体差を補正するので、それぞれの特性を厳密に合わせる必要がなく、従って、装置が廉価になる。
- ② 上述した電流量の振幅変調を行うLED駆動回路を採用すれば、駆動回路に要求される周波数応答が低いため、廉価な回路素子が使用でき、時間要素に基づく誤差が少ない。
- ③ 経年変化によるLEDの輝度むらも容易に補正することができる。

【図面の簡単な説明】

【図1】本発明による固定パターンノイズ除去方法を概念的に示している。

【図2】大画面LED表示装置の画像表示面の規模と個々のLEDの発光輝度の輝度レベル測定を説明する図で

ある。

【図 3】図 1 中の画像表示面、計算記憶系の一部、および駆動回路の詳細を示している。

【図 4】振幅変調方式と時間幅変調方式の両方式の駆動電流波形を、それぞれ (a) および (b) に示している。

【符号の説明】

- 1 画像表示面
- 2 CCDカメラ
- 3 計算記憶系

* 4 駆動回路

5-R, 5-G, 5-B 計算記憶系に含まれる補正係数メモリ

6-R, 6-G, 6-B ガンマ補正回路 (γ)

7-R, 7-G, 7-B 掛け算回路

8-R, 8-G, 8-B シフトレジスタ

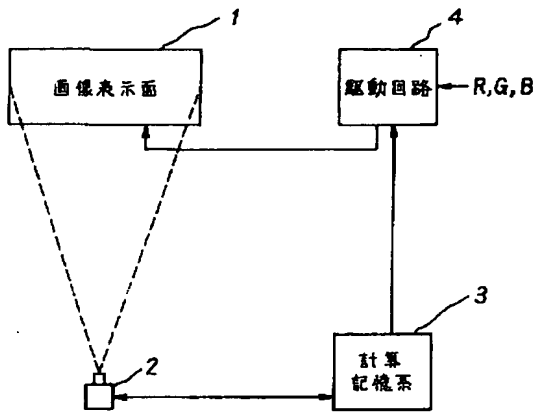
9 表示バッファ

10 D-A変換器

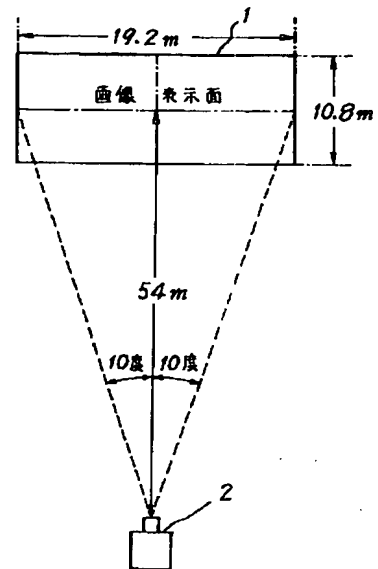
11 電流変換器

* 10

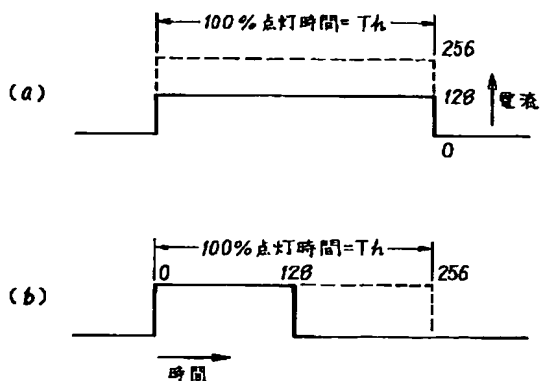
【図 1】



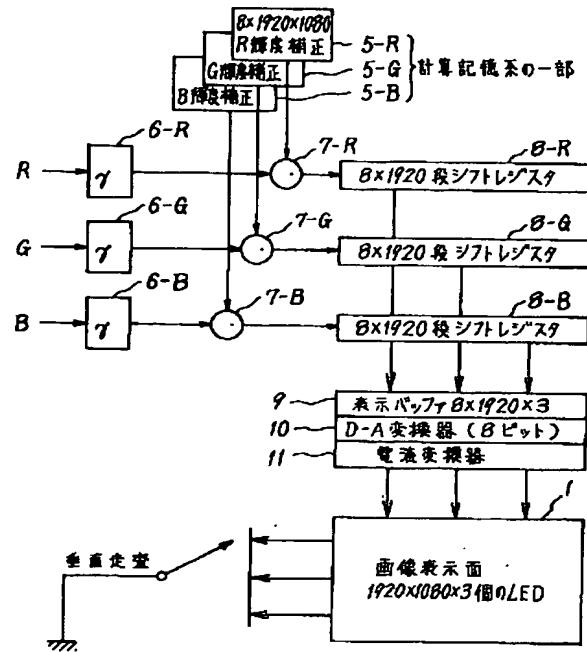
【図 2】



【図 4】



【図3】





PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11015437 A**(43) Date of publication of application: **22 . 01 . 99**

(51) Int. Cl

G09G 3/32(21) Application number: **09171496**(71) Applicant: **TOSHIBA CORP**(22) Date of filing: **27 . 06 . 97**(72) Inventor: **HAGA KOJI**(54) **LED DISPLAY DEVICE**

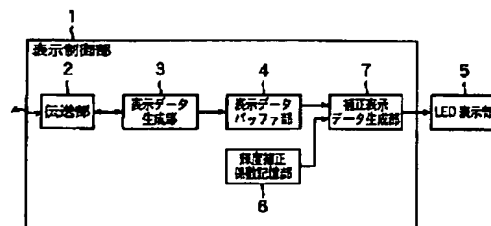
applying luminance corrections to the display data.

(57) Abstract:

COPYRIGHT: (C)1999,JPO

PROBLEM TO BE SOLVED: To correct differences of luminance characteristics for every LED element in an initial stage by performing luminance corrections to display data to be expressed with R, G, B while using luminance correction factors which are preliminarily set every LED elements.

SOLUTION: A display data generating part 3 develops display code information from a transmission part 2 to dot pattern data capable of being recognized by an LED display part 5. A display data buffer part 4 stores the dot pattern data in one screen unit of the display part 5. A luminance correction factor storage part 6 measures luminance characteristic of R, G, B data of respective LED elements and stores luminance correction data so that the luminance of the whole of the LED display part 5 become uniform. A corrected display data generating part 7 corrects the luminance of the dot pattern data and transmits the corrected display data to the LED display part 5. That is, a high-quality LED display device is obtained by storing luminance correction factors of respective LED elements and by correcting the unevenness of luminance due to differences of individual bodies of the LEDs being in the initial stage while



(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平11-15437

(43) 公開日 平成11年(1999) 1月22日

(51) Int.Cl.⁹

G 0 9 G 3/32

識別記号

F I

G 0 9 G 3/32

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願平9-171496

(22) 出願日 平成 9 年 (1997) 6 月 27 日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 芳 賀 広 治

東京都府中市東芝町 1 番地 株式会社東芝
府中工場内

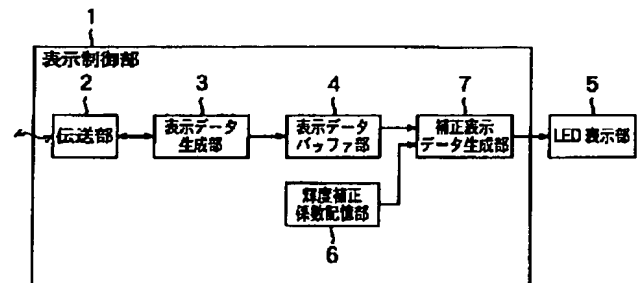
(74) 代理人 弁理士 佐藤 一雄 (外 3 名)

(54) 【発明の名称】 L E D 表示装置

(57) 【要約】

【課題】 初期段階における L E D 素子の個々の輝度特性のバラツキによる見にくさを補償すること。

【解決手段】 複数個の L E D 素子の集合体である L E D モジュールにより構成される L E D 表示部 5 と、 L E D 表示部 5 への表示内容、表示位置、輝度情報等の表示情報をそれぞれコード情報として上位側から入力する伝送部 2 と、伝送部 2 から入力されたコード情報を L E D 表示部 5 のドットパターンデータに展開する表示データ生成部 3 と、表示データ生成部 3 からのドットパターンデータを L E D 表示部 5 の 1 画面単位で格納する表示データバッファ部 4 と、 L E D 表示部 5 の輝度ムラを抑制するように定められた、 L E D 表示部 5 の各 L E D 素子の輝度補正係数が格納されている輝度補正係数記憶部 6 と、表示データバッファ部 4 から出力される L E D 表示部 5 の 1 画面分のドットパターンデータと輝度補正係数記憶部 6 に記憶されている各 L E D 素子の輝度補正係数により補正表示データを生成する補正表示データ生成部 7 を有する表示制御部 1 と、を有する L E D 表示装置。



【特許請求の範囲】

【請求項1】複数個のLED素子の集合体であるLEDモジュールにより構成されるLED表示部と、このLED表示部の個々のLED素子のオン／オフを制御する表示制御部とからなるLED表示装置において、前記表示制御部が、前記LED表示部に対する表示情報をコード情報として上位の指令手段から受信する伝送部と、この伝送部によって受信されたコード情報を前記LED表示部のドットパターンデータに展開する表示データ生成部と、この表示データ生成部からのドットパターンデータを前記LED表示部の1画面単位で格納する表示データバッファ部と、前記LED表示部の輝度ムラを抑制するように定められた前記各LED素子の輝度補正係数が格納されている輝度補正係数記憶部と、前記表示データバッファ部から出力されるLED表示部の1画面分のドットパターンデータと前記輝度補正係数記憶部に記憶されている各LED素子の輝度補正係数とにより補正表示データを生成し前記LED表示部に送出する補正表示データ生成部とから成っていることを特徴とするLED表示装置。

【請求項2】請求項1に記載のLED表示装置において、前記表示データ生成部が、前記LED表示部の各LED素子の累積点灯時間を演算する点灯時間演算手段を有し、前記伝送部が、前記点灯時間演算手段によって算出された各LED素子の累積点灯時間を前記上位の指令手段に伝送することを特徴とするLED表示装置。

【請求項3】請求項1に記載のLED表示装置において、前記表示データ生成部が、前記LED表示部の各LED素子の累積点灯時間を把握する把握手段を有し、この把握手段によって把握されたLED素子の累積点灯時間が所定のしきい値に達したとき、累積積算時間がしきい値に達したLED素子の輝度補正係数を修正する輝度補正係数修正部を前記表示制御部に備え、前記輝度補正係数修正部により輝度補正係数が修正される度に前記輝度補正係数記憶部の輝度補正係数が修正補正係数によって更新されることを特徴とするLED表示装置。

【請求項4】請求項1に記載のLED表示装置において、前記表示データ生成部が、前記LED表示部の各LED素子の累積点灯時間を把握する把握手段を有し、この把握手段によって把握されたLED素子の累積点灯時間が所定のしきい値に達したとき、累積点灯時間がしきい値に達したLED素子の輝度補正係数を修正する輝度補正係数修正部を前記表示制御部に備え、前記輝度補正係数修正部により輝度補正係数が修正される度に前記輝度補正係数記憶部の輝度補正係数が修正補正係数によって更新され、前記伝送部が、前記把握手段によって把握された各LED素子の累積点灯時間を前記上位の指令手段に伝送することを特徴とするLED表示装置。

【請求項5】複数個のLED素子の集合体であるLEDモジュールにより構成されるLED表示部と、このLED

D表示部の個々のLED素子のオン／オフを制御する表示制御部とからなるLED表示装置において、前記LED表示部の各LED素子の点灯時輝度を検出する輝度検出部を備えるとともに、前記表示制御部が、前記LED表示部に対する表示情報をコード情報として上位の指令手段から受信する伝送部と、前記伝送部によって受信されたコード情報を前記LED表示部のドットパターンデータに展開する表示データ生成部と、この表示データ生成部からのドットパターンデータを前記LED表示部の1画面単位で格納する表示データバッファ部と、前記LED表示部の輝度ムラを抑制するように定められた前記各LED素子の輝度補正係数が格納されている輝度補正係数記憶部と、前記表示データバッファ部から出力されるLED表示部の1画面分のドットパターンデータと前記輝度補正係数記憶部に記憶されている各LED素子の輝度補正係数とにより補正表示データを生成し前記LED表示部に送出する補正表示データ生成部と、前記輝度検出部によって検出された点灯時輝度データに基づき各LED素子の今回検出された輝度と前回検出された輝度との差を比較し、その比較結果を前記補正係数記憶部に送出するとともに前記表示制御部の伝送部を介して上位側に伝送する輝度データ処理部と、この輝度データ処理部の比較結果が一致しなかったとき、前記輝度補正係数の修正を行うとともに前記輝度補正係数記憶部に格納される輝度補正係数を更新する輝度補正係数修正部とを備えたことを特徴とするLED表示装置。

【請求項6】複数個のLED素子の集合体であるLEDモジュールにより構成されるLED表示部と、このLED表示部の個々のLED素子のオン／オフを制御する表示制御部とからなるLED表示装置において、前記表示制御部が、前記LED表示部に対する表示情報をコード情報として上位の指令手段から受信する伝送部と、この伝送部によって受信されたコード情報を前記LED表示部のドットパターンデータに展開する表示データ生成部と、この表示データ生成部からのドットパターンデータを前記LED表示部の1画面単位で格納する表示データバッファ部と、前記LED表示部の周囲の人の有無を検出し、前記LED表示部の周囲に人が存在しないとき前記LED表示部を無表示とするセンサ部とを備えたことを特徴とするLED表示装置。

【請求項7】複数個のLED素子の集合体であるLEDモジュールにより構成されるLED表示部と、このLED表示部の個々のLED素子のオン／オフを制御する表示制御部とからなるLED表示装置において、前記表示制御部が、前記LED表示部に対する表示情報をコード情報として上位の指令手段から受信する伝送部と、この伝送部によって受信されたコード情報を前記LED表示部のドットパターンデータに展開する表示データ生成部と、この表示データ生成部からのドットパターンデータを前記LED表示部の1画面単位で格納する表示データ

バッファ部と、前記LED表示部の周囲の人の有無を検出するセンサ部と、このセンサ部により前記LED表示部の周囲に人が存在しないと判断されたとき前記LED表示部の表示全体の輝度を低下させる輝度設定部とを備えたことを特徴とするLED表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、LED表示部とそれを制御する表示制御部とを備えたLED表示装置に関する。

【0002】

【従来の技術】LED表示装置、すなわち発光ダイオード(LED)を用いて構成される表示装置は、LED素子の技術的發展に伴い、近年多くの機器の表示部において、オン/オフ表示用として、あるいは文字や図記号等の表示用として、一般的に用いられている。このような従来の表示装置について図10を参照して説明する。

【0003】図10のLED表示装置は1つの文字を複数のLED素子のドットパターンにより表示する表示装置であって、表示制御部1及びLED表示部5から構成されている。LED表示部5はドットパターン式であって、予め定められたドットパターンに従い個々のLED素子のオン/オフを制御することにより所望の文字や図記号等を表示する。表示制御部1は、LED表示部5に対する表示内容や表示位置、輝度情報等の表示情報をそれぞれコード情報として上位の指令手段から受信する伝送部2と、伝送部2によって受信された表示コード情報をLED表示部5のドットパターンデータに展開する表示データ生成部3と、表示データ生成部3からのドットパターンデータをLED表示部5の1画面単位で格納する表示データバッファ部4とからなっている。表示データ生成部3は、伝送部2によって受信された表示コード情報を、LED表示部5が認識できるドットパターンにデータ展開する。ドットパターンデータが表示データ生成部3からLED表示部5の1画面分だけ伝送されると、表示データバッファ部4はLED表示部5に対し、個々のLED素子に対するオン/オフ指令の形で表示データを出力する。以上により、LED表示部5を構成する個々のLED素子のオン/オフが制御され、LED表示部5に所望の文字や図記号等が表示される。

【0004】

【発明が解決しようとする課題】上述のLED表示装置では、運転開始の初期段階において、個々のLED素子の輝度特性の違いにより、LED表示部5の表示面全体を見た場合、輝度ムラを生じてしまい、劣悪な画質となる虞れがある。さらに、表示内容によって個々のLED素子の累積点灯時間に差が生じるため、長期にわたって使用していると、累積点灯時間の長いLED素子には劣化により輝度の低下を生じ、累積点灯時間の短いLED素子は相対的に劣化の程度が少なく輝度の低下も少な

い。

【0005】したがって、このようなLED表示装置では、第一に、初期段階において、類似の輝度特性を持つLED素子を選択的に揃えることにより、輝度ムラを生じないようにする必要がある。さらに、当初は潜在的であった個々のLED素子のわずかな特性バラツキが長期使用時に顕在化して、輝度ムラが目立つようになることもある。長期使用時に輝度低下を生じたLED素子は輝度低下を生じていない新しいLED素子と交換しなければならない。LED素子が劣化しているか否かの判断すなわち交換が必要か否かの判断は、従来は保守担当員の目視に委ねられており、交換要と判断されたLED素子またはその集合体であるLEDモジュールを単位として交換されることになる。そのため、従来はLED素子またはLEDモジュールの交換時期が極めてあいまいであると言わざるを得ない状況であった。さらにまた、累積点灯時間の短いLED素子すなわちあまり劣化していないLED素子が多数含まれているにもかかわらず、装置全体として輝度ムラを生じている場合、多くはLEDモジュールを単位として交換をしなければならないので、極めて不経済なことになることがあった。

【0006】したがって本発明の課題は、特に初期段階におけるLED素子の個々の輝度特性のバラツキによる表示画面の見にくさを補償する手段を備えたLED表示装置を提供することである。

【0007】

【課題を解決するための手段】上述の課題を解決するため、請求項1に記載のLED表示装置は、複数のLED素子の集合体であるLEDモジュールにより構成されるLED表示部と、このLED表示部の個々のLED素子のオン/オフを制御する表示制御部とからなるLED表示装置において、表示制御部が、LED表示部に対する表示情報をコード情報として上位の指令手段から受信する伝送部と、この伝送部によって受信されたコード情報をLED表示部のドットパターンデータに展開する表示データ生成部と、この表示データ生成部からのドットパターンデータをLED表示部の1画面単位で格納する表示データバッファ部と、LED表示部の輝度ムラを抑制するように定められた各LED素子の輝度補正係数が格納されている輝度補正係数記憶部と、表示データバッファ部から出力されるLED表示部の1画面分のドットパターンデータと輝度補正係数記憶部に記憶されている各LED素子の輝度補正係数とにより補正表示データを生成しLED表示部に送出する補正表示データ生成部とから成っていることを特徴とするものである。

【0008】請求項2に記載のLED表示装置は、請求項1に記載のLED表示装置において、表示データ生成部が、LED表示部の各LED素子の累積点灯時間を演算する点灯時間演算手段を有し、伝送部が、点灯時間演算手段によって算出された各LED素子の累積点灯時間

を上位の指令手段に伝送することを特徴とするものである。

【0009】請求項3に記載のLED表示装置は、請求項1に記載のLED表示装置において、表示データ生成部が、LED表示部の各LED素子の累積点灯時間を把握する把握手段を有し、この把握手段によって把握されたLED素子の累積点灯時間が所定のしきい値に達したとき、累積積算時間がしきい値に達したLED素子の輝度補正係数を修正する輝度補正係数修正部を表示制御部に備え、輝度補正係数修正部により輝度補正係数が修正される度に輝度補正係数記憶部の輝度補正係数が修正補正係数によって更新されることを特徴とするものである。

【0010】請求項4に記載のLED表示装置は、請求項1に記載のLED表示装置において、表示データ生成部が、LED表示部の各LED素子の累積点灯時間を把握する把握手段を有し、この把握手段によって把握されたLED素子の累積点灯時間が所定のしきい値に達したとき、累積点灯時間がしきい値に達したLED素子の輝度補正係数を修正する輝度補正係数修正部を表示制御部に備え、輝度補正係数修正部により輝度補正係数が修正される度に輝度補正係数記憶部の輝度補正係数が修正補正係数によって更新され、伝送部が、把握手段によって把握された各LED素子の累積点灯時間を上位の指令手段に伝送することを特徴とするものである。

【0011】請求項5に記載のLED表示装置は、複数のLED素子の集合体であるLEDモジュールにより構成されるLED表示部と、このLED表示部の個々のLED素子のオン／オフを制御する表示制御部とからなるLED表示装置において、LED表示部の各LED素子の点灯時輝度を検出する輝度検出部を備え、同時に、表示制御部が、LED表示部に対する表示情報をコード情報として上位の指令手段から受信する伝送部と、伝送部によって受信されたコード情報をLED表示部のドットパターンデータに展開する表示データ生成部と、この表示データ生成部からのドットパターンデータをLED表示部の1画面単位で格納する表示データバッファ部と、LED表示部の輝度ムラを抑制するように定められた各LED素子の輝度補正係数が格納されている輝度補正係数記憶部と、表示データバッファ部から出力されるLED表示部の1画面分のドットパターンデータと輝度補正係数記憶部に記憶されている各LED素子の輝度補正係数とにより補正表示データを生成しLED表示部に送出する補正表示データ生成部と、輝度検出部によって検出された点灯時輝度データに基づき各LED素子の今回検出された輝度と前回検出された輝度との差を比較し、その比較結果を補正係数記憶部に送出するとともに表示制御部の伝送部を介して上位側に伝送する輝度データ処理部と、この輝度データ処理部の比較結果が一致しなかったとき、輝度補正係数の修正を行うとともに輝度

補正係数記憶部に格納される輝度補正係数を更新する輝度補正係数修正部とを備えたことを特徴とするものである。

【0012】請求項6に記載のLED表示装置は、複数のLED素子の集合体であるLEDモジュールにより構成されるLED表示部と、このLED表示部の個々のLED素子のオン／オフを制御する表示制御部とからなるLED表示装置において、表示制御部が、LED表示部に対する表示情報をコード情報として上位の指令手段から受信する伝送部と、この伝送部によって受信されたコード情報をLED表示部のドットパターンデータに展開する表示データ生成部と、この表示データ生成部からのドットパターンデータをLED表示部の1画面単位で格納する表示データバッファ部と、LED表示部の周囲の人の有無を検出し、LED表示部の周囲に人が存在しないときLED表示部を無表示とするセンサ部とを備えたことを特徴とするものである。

【0013】請求項7に記載のLED表示装置は、複数のLED素子の集合体であるLEDモジュールにより構成されるLED表示部と、このLED表示部の個々のLED素子のオン／オフを制御する表示制御部とからなるLED表示装置において、表示制御部が、LED表示部に対する表示情報をコード情報として上位の指令手段から受信する伝送部と、この伝送部によって受信されたコード情報をLED表示部のドットパターンデータに展開する表示データ生成部と、この表示データ生成部からのドットパターンデータをLED表示部の1画面単位で格納する表示データバッファ部と、LED表示部の周囲の人の有無を検出するセンサ部と、このセンサ部によりLED表示部の周囲に人が存在しないと判断されたときLED表示部の表示全体の輝度を低下させる輝度設定部とを備えたことを特徴とするものである。

【0014】

【発明の実施の形態】

＜実施の形態1＞図1は、請求項1の発明に係る実施の形態を示すものである。図示のLED表示装置は、表示制御部1及びLED表示部5からなっている。表示制御部1は、伝送部2、表示データ生成部3、表示データバッファ部4、輝度補正係数記憶部6、及び補正表示データ生成部7を備えている。伝送部2は、LED表示部5への表示内容、表宗位置、輝度情報等の表示情報をそれぞれコード情報として上位側から入力する等、上位側とLED表示部5との間のインターフェイスの役割を果たす。表示データ生成部3は、伝送部2から入力された表示コード情報をLED表示部5が認識可能なドットパターンデータに展開し、また、LED表示部5の各LED素子の累積点灯時間を把握する把握手段を有する。表示データバッファ部4は、表示データ生成部3からのドットパターンデータをLED表示部5の1画面単位で格納する。輝度補正係数記憶部6は、予め各LED素子の

赤、緑、青データ（R、G、Bデータ）のうちの必要要素の輝度特性を測定し、LED表示部5全体の輝度が均一になるように各LED素子の輝度を補正するためのデータとして輝度補正係数を格納している。補正表示データ生成部7は、表示データ生成部3により展開されたドットパターンデータに対し、輝度補正係数記憶部6に記憶されている各LED素子の輝度補正係数により輝度補正を施し、輝度補正された補正表示データを生成してLED表示部5へ送出する。

【0015】以上により、請求項1の発明によれば、各LED素子の輝度特性に対応した輝度補正係数を記憶しておき、表示データに対して輝度補正を施すことにより、初期段階におけるLED素子の個体差による輝度ムラを修正し、高画質のLED表示装置を実現することができる。

【0016】＜実施の形態2＞図2を参照して請求項2の発明に係る実施の形態を説明する。ここで説明する実施の形態における伝送部2、表示データバッファ部4、輝度補正係数記憶部6、及び補正表示データ生成部7の各基本機能は、すでに述べた実施の形態1の場合と変わりが無い。実施の形態2の特徴は、表示データ生成部3の代わりに、伝送部2から入力される表示データから各LED素子の累積点灯時間を演算する点灯時間演算部31を内蔵した表示データ生成部30を備えたことにある。点灯時間演算部31で算出された各LED素子の累積点灯時間は伝送部2を介して定期的に上位の指令手段に伝送される。

【0017】図2に示す請求項2の発明によれば、表示データ生成部3にLED表示部5の累積点灯時間を算出する点灯時間演算部31を内蔵し、伝送部2を介して各LED素子の累積点灯時間を上位の指令部に伝送することができるため、上位の指令部で各LED素子の使用状態を把握し、保守の便に供することができる。

【0018】＜実施の形態3＞図3を参照して請求項3の発明に係る実施の形態を説明する。ここでは、表示データ生成部30に内蔵された点灯時間演算部31で算出された任意のLED素子の累積点灯時間が所定値に達したとき、そのLED素子に関して補正係数記憶部6に記憶された補正係数を修正する輝度補正係数修正部8を備えている。

【0019】点灯時間演算部31で算出された任意のLED素子の累積点灯時間が所定値に達したとき、そのLED素子の輝度が低下している蓋然性が高いものと推定し、輝度補正係数修正部8はそのLED素子の輝度補正係数を修正し、それによって輝度補正係数記憶部6の輝度補正係数を更新する。補正表示データ生成部7は、以上のようにして決定された輝度補正係数に従い、表示データ生成部30により展開されたドットパターンデータに対して輝度補正を施し、輝度補正された補正表示データをLED表示部5に対して出力する。

【0020】かくして請求項3の発明によれば、LED素子の累積点灯時間の差により生じ得る輝度ムラを抑えることができ、LED表示部5の画質を向上させ、また、LEDモジュールの交換周期を延長させることができる。

【0021】＜実施の形態4＞請求項4の実施の形態を、図3、図4及び図5を参照して説明する。実施の形態4に関して、まず、輝度補正係数の決定方法について説明する。表示データ生成部30に内蔵された点灯時間演算部31は、伝送部2からの表示データを受けて、LED素子1アドレス目を選択し（図4：ステップS1）のR、G、B（赤、緑、青）のそれぞれの点灯時間をカウントする（ステップS2、S3）。輝度補正係数修正部8は、輝度補正係数の修正を行うための任意のしきい値に達しているかどうかを判別し（ステップS4）、しきい値に達していない場合は、次のアドレスのLED素子に対する処理に移り、しきい値に達している場合は、現在の輝度補正係数が最大設定値であるかどうかを判別し（ステップS5）、最大設定値に達していない場合は輝度補正係数を1段階プラスの補正を行い（ステップS6）、最大設定値に達している場合は、当該LED素子は寿命がきたものとして伝送部2に対しその旨を伝える（ステップS7）。以上の処理がなされると、次のアドレスのLED素子を選択し（ステップS9）、それに対して上述の処理を繰返し、全てのLED素子に対して処理が終了すると（ステップS8）、再び、1アドレス目のLED素子に対して同じ処理を繰返す（ステップS1以下）。

【0022】累積点灯時間と輝度補正係数との関係は、図5に示すように、ステップ状の設定とすればよい。すなわち、LED素子の未使用状態に対応する累積点灯時間ゼロから寿命に相当する最長点灯時間 t_{max} までの間（ $0 \sim t_{max}$ ）を複数段階 $0, t_1, t_2, \dots, t_{max}$ と区分し、各区分範囲毎に輝度補正係数を累積点灯時間が長くなったら大きな係数となるように補正する。輝度補正係数の最大値は最長点灯時間 t_{max} に対応する。

【0023】以上により、LED素子の点灯状態を常に監視し、累積点灯時間の長いLED素子に対して輝度補正係数の修正を行う。なお、修正後の設定輝度は、

（修正設定輝度）＝（設定輝度）×（輝度補正係数）

であり、LED素子の累積点灯時間が長くなるほど劣化輝度が大きくなるため、輝度補正係数も大きくなる。

【0024】次に、実施の形態4に記載のLED表示装置の全体動作について図3を参照して説明する。表示制御部1は伝送部2を介して定期的に各LED素子の累積点灯時間を上位の指令部に伝送する。補正表示データ生成部7は、以上により決定された輝度補正係数により、表示データ生成部30により展開されたドットパターンデータに対して輝度補正を施し、輝度補正された補正表示データをLED表示部5に対して出力する。

【0025】請求項4に記載の発明によれば、輝度補正係数修正部8を備えることにより、LED素子の累積点灯時間の差により生じる輝度ムラを抑えることができるため、LED表示部5の画質を向上させ、また、LEDモジュールの交換周期を延長することができる。さらに、LED表示部の累積点灯時間に関する情報を表示制御部1の伝送部2を介して上位の指令部に伝えることができるため、LED素子の輝度が輝度補正係数修正部8において補正できる範囲を超えてしまった場合等に、上位の指令部で各LED素子の寿命を把握することができる。

【0026】＜実施の形態5＞図6は請求項5の実施の形態を示すものである。このLED表示装置は、表示制御部1、LED表示部5及び輝度検出部10から構成されている。輝度検出部10の検出出力を処理するために表示制御部1に輝度データ処理部9が設けられている。輝度検出部10は、輝度計位置調整部11、輝度計12及びA/D変換部13からなっている。輝度計位置調整部11は測定対象のLED素子の輝度を正しく検出すべく輝度計の位置調整を行い、位置調整された状態で輝度計12が正しく輝度検出を行いアナログ信号を出力する。この検出輝度に対応するアナログ信号はA/D変換部13でデジタル信号に変換され、輝度データ処理部9に入力される。輝度検出部10は、常時、作動している訳ではなく、LED表示装置への電源投入時、もしくは作業員が「輝度検出モード」を選択することによって初めて作動する。輝度データ処理部9は、輝度検出部10の作動時において各LED素子の今回の検出輝度が前回の同一LED素子の検出輝度と一致するか否かを判定し、一致しないとき、輝度補正係数修正部8に対し輝度補正データを送出するとともに、輝度検出部10の検出データを伝送部2を介して上位の指令部に対し送

出する。

【0027】輝度検出部10により検出された輝度データの処理に関し図7を参照して説明する。電源投入時、または作業員によって輝度検出モードが設定された場合、表示制御部1は1番目のLED素子をまず点灯させる（ステップS11）。輝度検出部10はそのLED素子の輝度を検出し（ステップS12）、その検出データを輝度データ処理部9に送出する。輝度データ処理部9は、各LED素子に関する今回の輝度検出結果と前回の輝度検出結果との比較演算を行い（ステップS13）、その比較結果を記憶する（ステップS14）。次に輝度データ処理部9は、同一LED素子に対する今回と前回の輝度検出結果の比較により、今回の検出結果が前回のそれと一致しないかどうかの判別を行い（ステップS15）、両者が一致しないときは、輝度補正係数修正部8が輝度補正係数の修正を行い（ステップS16）、輝度補正係数記憶部6に格納し（ステップS17）、表示制御部1はそのLED素子を消灯させる（ステップS1

8）。一方、前回輝度と一致した場合は、ステップS16及びステップS17の処理を行うことなく、そのLED素子を消灯させる（ステップS18）。表示制御部1はLED表示部5の全LED素子に対して上記の処理が行われたかを判断し（ステップS19）、全LED素子に対しての処理が終了していない場合は、次のアドレスのLED素子を点灯させ（ステップS20）、ステップS11以下の処理を全LED素子に対する処理が終了するまで繰返す。全LED素子に対して上記の処理が終了したら、伝送部2は上位の指令部に対し各LEDモジュールの検出輝度情報を伝送する（ステップS21）。

【0028】以上により、請求項5に記載の発明によれば、LED表示部5の点灯時輝度情報を表示制御部1の伝送部2を介して上位の指令部に伝えることができるため、上位の指令部では、各LED素子の使用状態を把握することができ、さらに、輝度補正係数を修正する手段を持たせることにより、LED素子の累積点灯時間の差により生じる輝度ムラを抑えることができる。かくして、LED表示部5の画質を向上させ、また、LEDモジュールの交換周期を延長することができる。

【0029】＜実施の形態6＞図8は請求項6の実施の形態を示すものである。このLED表示装置は、表示制御部1、LED表示部5、及びセンサ部14から構成されている。表示制御部1は、伝送部2、表示データ生成部32、及び表示データバッファ部4とからなっている。センサ部14は、LED表示部5の周囲の人の存在を検出し、表示データ生成部32に送出する。表示データ生成部32は、センサ部14によりLED表示部5の周囲に人の存在を検出しなかった場合、仮に上位の指令部から何らかの点灯指令が発せられている場合であっても、点灯の必要性がないものとして、LED表示部5の全てのLED素子を点灯させない。言い換えると、表示データ生成部32はLED表示部5に対し無表示のドットパターンを出力する。

【0030】実施の形態6によれば、LED表示部5の周囲の人の存在をセンサ部14により検出し、人の存在を検出しない場合は、全てのLED素子を消灯させ、LED表示部5の長寿命化を図ることができる。

【0031】＜実施の形態7＞図9は請求項7の実施の形態を示すものである。このLED表示装置においては、表示制御部1に、センサ部14の検出データを受信しLED表示部5の輝度段階を設定する輝度設定部15が設けられている。輝度設定部15は、センサ部14によりLED表示部5の周囲の人の存在の有無を表す検出情報を受け、LED表示部5の周囲に人が存在する場合は通常の輝度に設定し、LED表示部5の周囲に人が存在しない場合は、LED表示部5の表示面全体の輝度をゼロにするのではなく、低輝度に設定する。表示データ生成部33は、輝度設定部15及び伝送部2から入力された表示コード情報を受け、LED表示部5が認識可能

なドットパターンにデータを展開する。ドットパターンデータが伝送部2によりLED表示部5の1画面分だけ伝送されると、表示データバッファ部4は、LED表示部5に対し表示データを出力する。

【0032】以上により、実施の形態7によれば、LED表示部5の周囲の人の存在をセンサ部14により検出し、人の存在を検出しない場合、全てのLED素子の輝度を低下させ、それによりLED表示部5の長寿命化を図ることができる。

【0033】

【発明の効果】請求項1に係る発明によれば、輝度補正係数記憶部に格納され、LED表示部の各LED素子毎に予め設定された輝度補正係数を用いて、R、G、B（赤、緑、青）で示される表示データに対しそれぞれ輝度の補正を行うことにより、初期段階におけるLED素子毎の輝度特性の差を補償することができる。

【0034】請求項2に係る発明によれば、表示データ生成部にLED表示部の累積点灯時間を把握する手段を備え、表示制御部の伝送部を介して累積点灯時間を外部に伝送することにより、上位側で各LED素子の使用状態を把握することができる。

【0035】請求項3に係る発明によれば、請求項1に係る発明に対し、表示データ生成部にLED表示部の累積点灯時間を把握する手段を持たせ、かつ、輝度補正係数を修正する手段を備えることにより、LED素子の累積点灯時間の差により生じる輝度ムラを抑え、LED表示部の画質を向上させ、また、LEDモジュールの交換周期を延長することができる。

【0036】請求項4に係る発明によれば、輝度補正係数を修正する手段を備えることにより、LED素子の累積点灯時間の差により生じる輝度ムラを抑えることができるため、LED表示部の画質を向上させ、また、LEDモジュールの交換周期を延長することができる。さらに、LED表示部の累積点灯時間に関する情報を表示制御部の伝送部を介して上位側に伝えることにより、LED素子の輝度が輝度補正係数修正部において補正できる範囲を越えてしまった場合等に、上位側で各LED素子の寿命を把握することができる。

【0037】請求項5に係る発明によれば、LED表示部の各LED素子の輝度を定期的に検出する輝度検出手段を設け、その輝度検出手段により検出されたLED表示部の各LED素子の輝度情報を表示制御部の伝送部を介して上位側に伝えることにより、上位側で各LED素子の使用状態を把握することができる。さらに、輝度補正係数を修正する手段を備えることにより、LED累積点灯時間の差により生じる輝度ムラを抑えることができるため、LED表示部の画質を向上させ、また、LEDモジュールの交換周期を延長することができる。

【0038】請求項6に係る発明によれば、LED表示部の周囲の人の存在をセンサにより検出し、人の存在を

検出しない場合、表示データ生成部においてLED表示部への表示内容が無表示として出力することにより、LED表示装置の周囲に人がいない場合に全てのLED素子を消灯させ、LED表示部の長寿命化を図ることができる。

【0039】請求項7に係る発明によれば、LED表示部の周囲の人の存在をセンサにより検出し、人の存在を検出しない場合、表示制御部内の輝度設定部において輝度を低くする指令を表示データ生成部に対して出力することにより、LED表示装置の周囲に人がいない場合に全てのLED素子の輝度を低輝度とし、LED表示部の長寿命化を図ることができる。

【図面の簡単な説明】

【図1】請求項1に係るLED表示装置の実施の形態を示す機能ブロック図。

【図2】請求項2に係るLED表示装置の実施の形態を示す機能ブロック図。

【図3】請求項3及び請求項4に係るLED表示装置の実施の形態を示す機能ブロック図。

【図4】請求項4に係る発明の輝度データ修正方法の一例を示すフローチャート。

【図5】請求項4に係る発明の輝度補正係数について説明するための線図。

【図6】請求項5に係るLED表示装置の実施の形態を示す機能ブロック図。

【図7】請求項5に係る発明の輝度データ処理の一例を示すフローチャート。

【図8】請求項6に係るLED表示装置の実施の形態を示す機能ブロック図。

【図9】請求項7に係るLED表示装置の実施の形態を示す機能ブロック図。

【図10】従来のLED表示装置の一例を示す機能ブロック図。

【符号の説明】

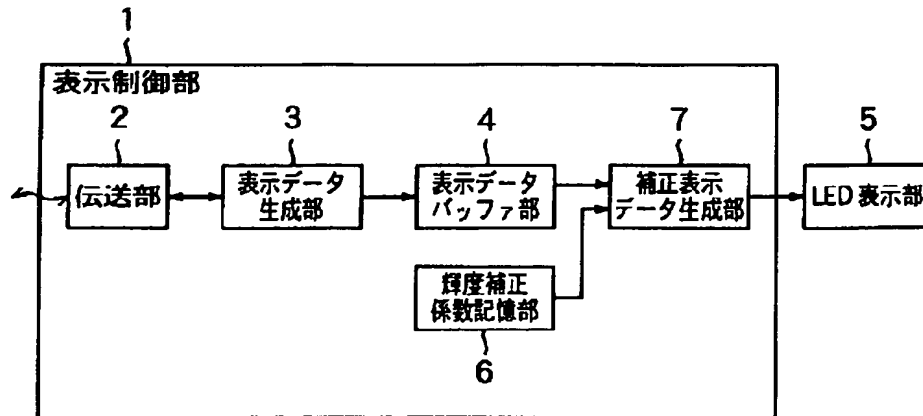
- 1 表示制御部
- 2 伝送部
- 3 表示データ生成部
- 4 表示データバッファ部
- 5 LED表示部
- 6 輝度補正係数記憶部
- 7 補正表示データ生成部
- 8 輝度補正係数修正部
- 9 輝度データ処理部
- 10 輝度検出部
- 11 輝度計位置調整部
- 12 輝度計
- 13 A/D変換部
- 14 センサ部
- 15 輝度設定部
- 30 表示データ生成部

- 3 1 点灯時間演算部
3 2 表示データ生成部

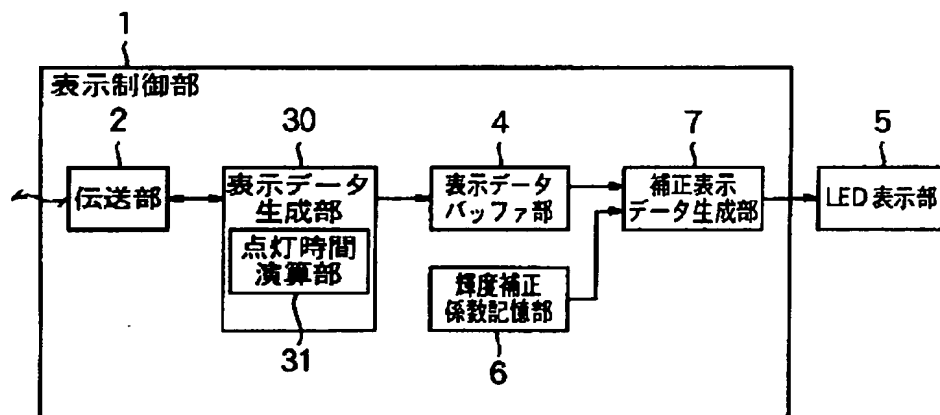
* 3 3 表示データ生成部

*

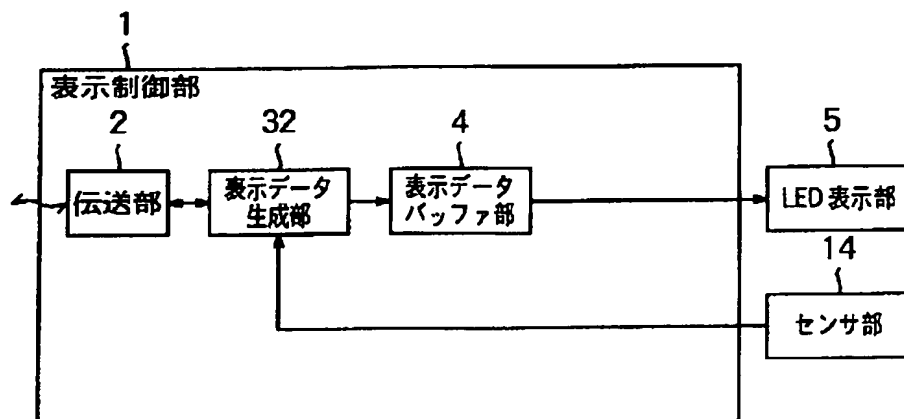
【図 1】



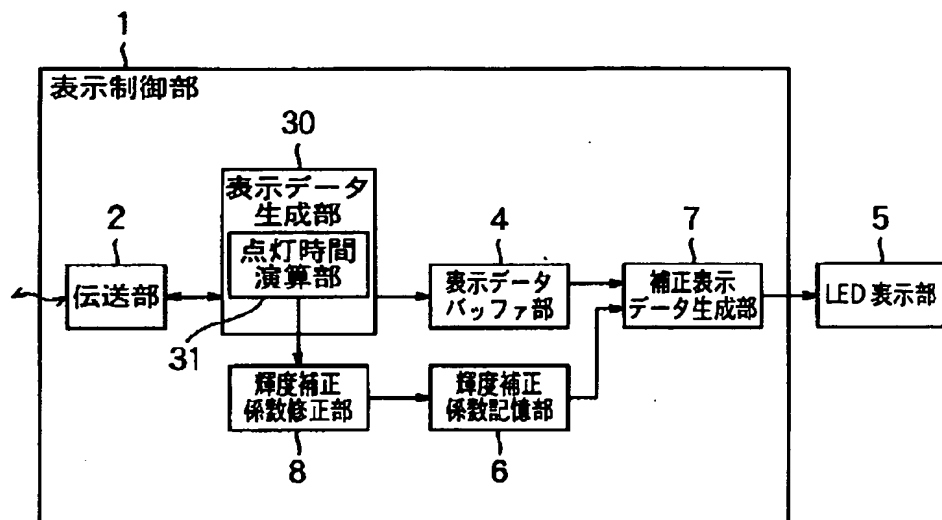
【図 2】



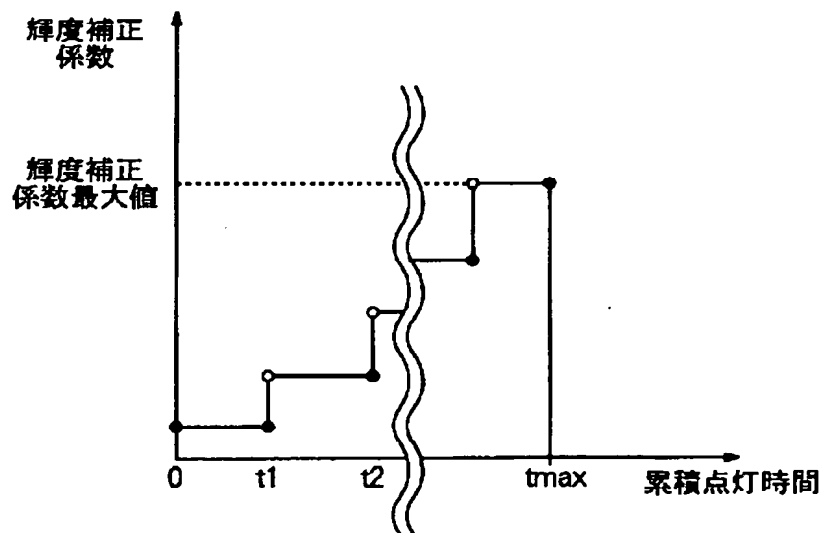
【図 8】



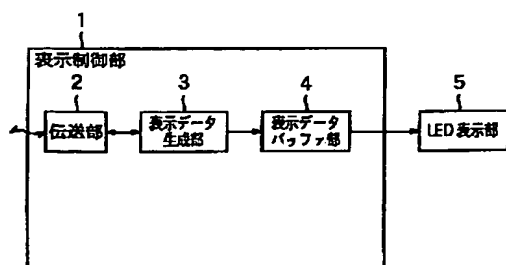
【図 3】



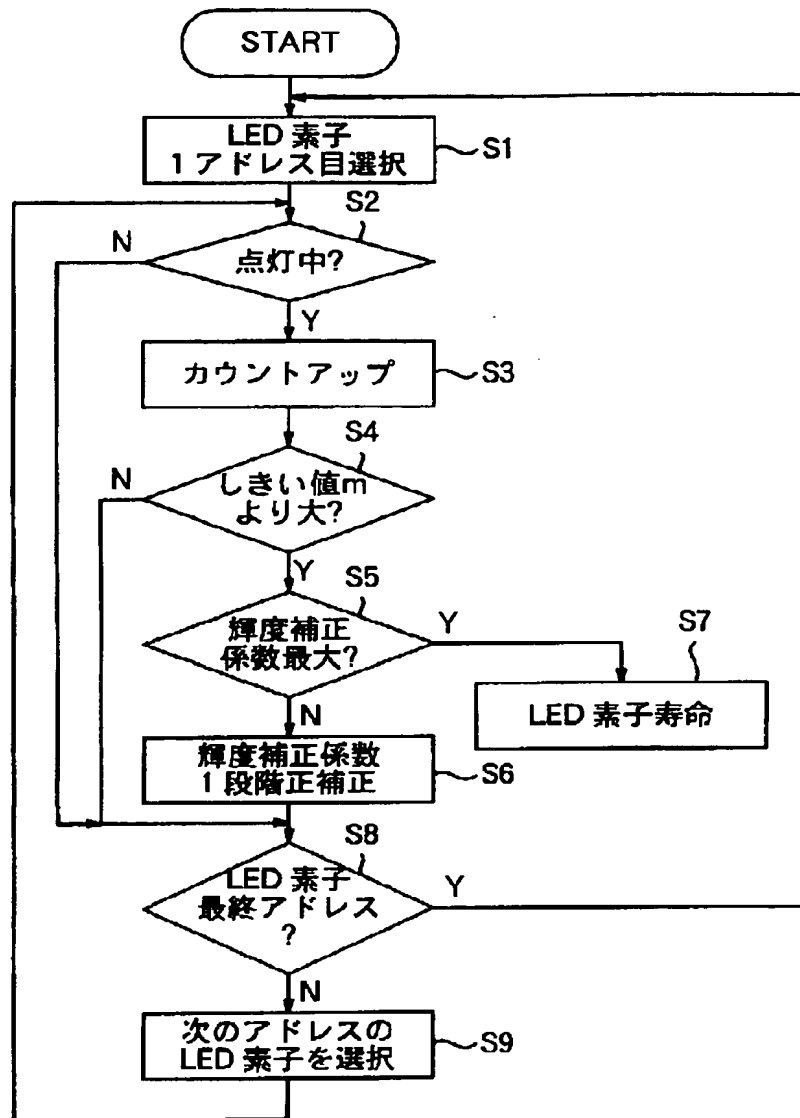
【図 5】



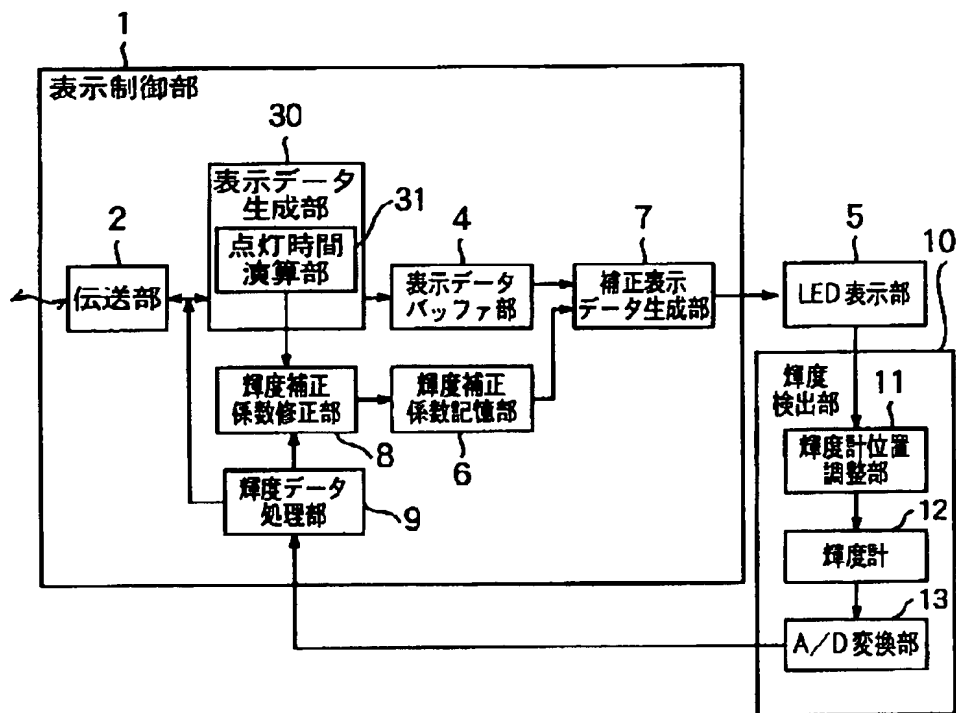
【図 10】



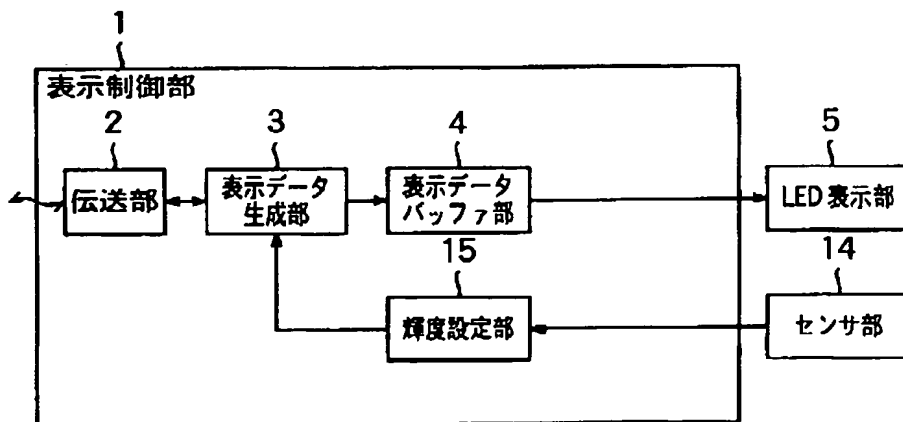
【図 4】



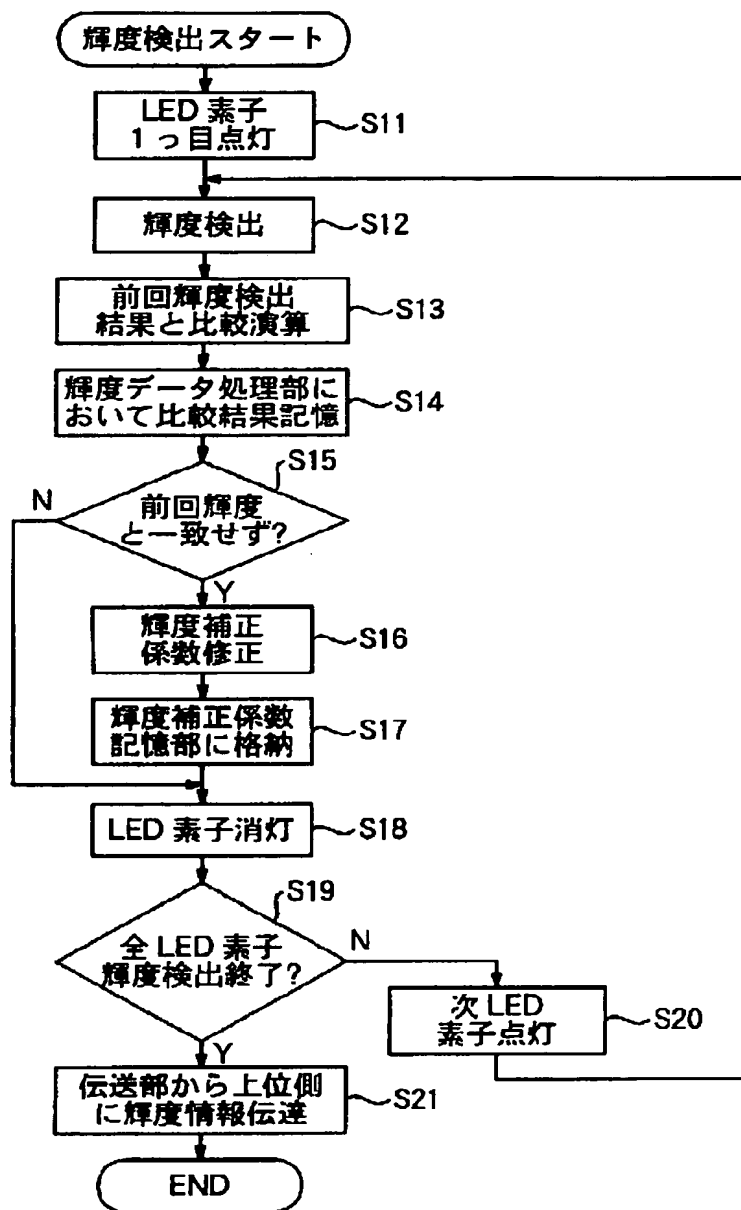
【図 6】



【図 9】



【図 7】





PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08030231 A**(43) Date of publication of application: **02 . 02 . 96**

(51) Int. Cl.

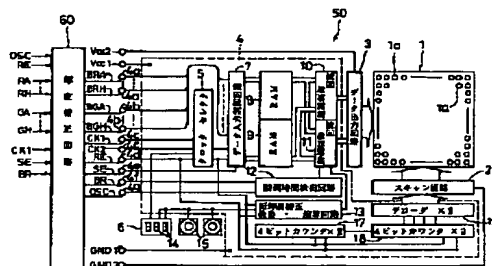
G09G 3/32**G09G 3/20****H01L 33/00**(21) Application number: **06165337**(71) Applicant: **TOSHIBA CORP**(22) Date of filing: **18 . 07 . 94**(72) Inventor: **TAKAHASHI NOZOMI****(54) LED DOT MATRIX DISPLAY DEVICE AND METHOD FOR DIMMING THEREOF**

(57) Abstract:

PURPOSE: To provide an LED dot matrix display device and its dimming system improving nonuniformity of luminous intensity between dots.

CONSTITUTION: In the LED dot matrix display device provided with a display part 1 arranging an LED chip 1a in dot matrix, a matrix driver part 2 driving each LED chip 1a on the display part 1, a control part 4 controlling the matrix driver part 2, data storage parts 8, 9 storing the luminance correction data formed corresponding to each luminous intensity at every dot so that a luminous intensity difference between dots on the display part 1 becomes minimum are provided, and the luminance correction data in the data storage parts 8, 9 are selected based on the display data from the outside, and each LED chip 1a is driven according to the luminance correction data.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-30231

(43) 公開日 平成8年(1996)2月2日

(51) Int.Cl.⁸

G 0 9 G 3/32

3/20

H 0 1 L 33/00

識別記号

庁内整理番号

4237-5H

K 4237-5H

L

F I

技術表示箇所

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号 特願平6-165337

(22) 出願日 平成6年(1994)7月18日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 高橋 望

神奈川県川崎市幸区堀川町580番1号 株

式会社東芝半導体システム技術センター内

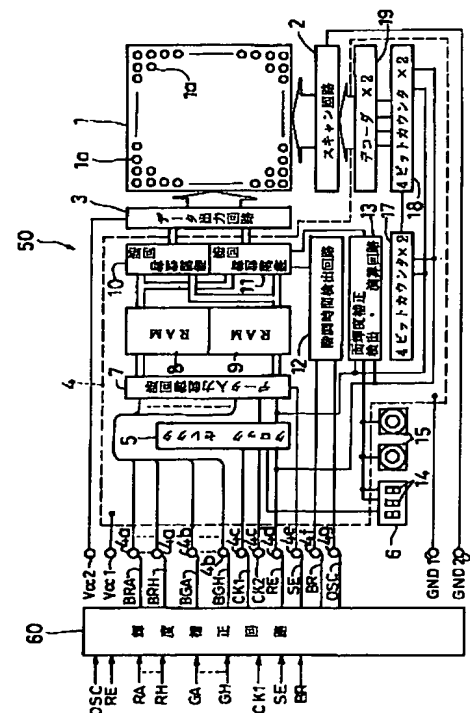
(74) 代理人 弁理士 三好 秀和 (外3名)

(54) 【発明の名称】 LEDドットマトリクス表示器及びその調光方法

(57) 【要約】

【目的】 ドット間の光度の不均一性を改善したLEDドットマトリクス表示器及びその調光方式を提供することである。

【構成】 LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するデータ記憶部を設け、前記データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動する



【特許請求の範囲】

【請求項 1】 LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、

前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するデータ記憶部を設け、

前記データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動することを特徴とするLEDドットマトリクス表示器。

【請求項 2】 LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、

前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するROMと、

前記ROM中の前記輝度補正データを保持するためのRAMとを設け、

外部からの表示データの非入力タイミングに前記ROMから前記RAMへ前記輝度補正データの転送を行い、前記表示データの入力タイミングに該表示データに基づいて前記RAM中の輝度補正データを選定し、この輝度補正データに従って前記各LEDチップを駆動することを特徴とするLEDドットマトリクス表示器。

【請求項 3】 LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記LEDチップを駆動するためのデータを保持する第1のRAMを有し該第1のRAM内のデータに従って前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、

前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するROMと、

外部からの表示データをデータ出力用のアドレスとした第2のRAMとを設け、

前記表示データの非入力タイミングに前記ROMから前記第2のRAMへ前記輝度補正データの転送を行い、この輝度補正データを前記LEDチップ駆動用のデータとして前記第1のRAMに記憶したことを特徴とするLEDドットマトリクス表示器。

【請求項 4】 前記表示データは、複数ビットの階調データであることを特徴とする請求項 1、2 または 3 記載のいずれかに記載のLEDドットマトリクス表示器。

【請求項 5】 LEDチップをドットマトリクス状に配

置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器に対し、

前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して輝度補正データを作成し、

前記輝度補正データをデータ記憶部に記憶し、

前記データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動することを特徴とするLEDドットマトリクス表示器の調光方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、LED（発光ダイオード）チップをマトリクス状に配置して構成されるLEDドットマトリクス表示器、及びそのLEDチップの発光強度を調光するLEDドットマトリクス表示器の調光方法に関する。

【0002】

【従来の技術】 従来、各種の表示器の中で、LEDドットマトリクス表示器は、他の表示器に比べて比較的寿命が長く、容易に大型画面が構成できるといった優れた特徴を持ち、広く普及しつつある。

【0003】 図9は、従来のLEDドットマトリクス表示器の構成を示すブロック図である。

【0004】 このLEDドットマトリクス表示器は、各1個の赤色及び緑色LEDチップ101aを1つのドットとしてマトリクス状に配列した表示部101と、この表示部101のLEDチップ101aを順次スキャンするスキャン回路102と、該スキャン回路102のスキャンタイミングに同期して各LEDチップ101aを駆動するデータ出力回路103と、前記スキャン回路102と前記データ出力回路103を制御して前記表示部101のLEDチップ101aをそれぞれ選択的に点灯する制御部104とを備えている。

【0005】 前記制御部104には、外部より、赤色表示データRA～RH（8ビット）、緑色表示データGA～GH（8ビット）、クロック信号CK1、CK2、リセット信号RE、セレクト信号SE、ブライツ信号BR、及び発振パルスOSCが供給される。

【0006】 そして、クロックセクタ105は、切換えスイッチ106からの操作信号により、クロック信号CK1による1相クロックモード、またはクロック信号CK1、CK2による2相クロックモードに切換える。

【0007】 また、クロックセクタ105の出力側には、データ入力制御回路107を介して赤色及び緑色表示データ記憶用のRAM108、109が接続されている。データ入力制御回路107は、クロック信号CK1に同期して入力された赤色及び緑色表示データをセレクト

ト信号SEに基づいて前記RAM108, 109にそれぞれ記憶する機能を有する。そして、RAM108, 109の出力側が、赤色及び緑色表示データ用の階調制御回路110, 111を介して前記データ出力回路103に接続されている。

【0008】一方、ブライト信号BRは、例えばクロックCK1のクロックCKnとCKn+1 ($n=32 \times a$, $a: 1 \sim 32$ の整数) との間で設定された点灯時間を更に調整するためのものであり、階調時間検出回路112は、発振パルスOSCを入力し、前記ブライト信号BRで設定された点灯時間を $1/256$ 分割した階調時間を算出する。

【0009】また、本装置には、クロック信号CK1に同期して動作する面輝度補正検出・演算回路113が設けられている。この面輝度補正検出・演算回路113は、外部のスイッチ114と外部の輝度調整器115とを操作し、該輝度調整器115の設定値に応じて表示部101の全面の輝度を補正するためのデータを演算する。

【0010】階調制御回路110, 111は、前記階調時間検出回路112からの階調時間と前記面輝度補正検出・演算回路113からのデータとを参照して、表示データに基づいて各ドットの光度を256階調に表示すべく、各ドット毎の点灯時間を制御する。

【0011】また、クロックセクタ105の出力側には、直列接続された2段の4ビットカウンタ117, 118が接続され、さらに4ビットカウンタ118の出力側がデコーダ119を介して前記スキャン回路102に接続されている。

【0012】そして、リセット信号REが、クロックセクタ105、面輝度補正検出・演算回路113及び4ビットカウンタ117, 118に供給されるようになっており、リセット信号REの入力時にはこれら回路をリセットする。

【0013】

【発明が解決しようとする課題】しかしながら、上記従来のLEDドットマトリクス表示器では、各ドットを構成するLEDチップ101aにおいて、ドット間の光度差による光度の不均一性が問題になっていた。

【0014】そこで、従来では、このドット間の光度のばらつきを改善するために、LEDチップ101aの選定などの作業を行っており、その分、コスト高となっていた。特に大画面を構成する場合には、著しいコスト高となるという問題があった。

【0015】本発明は、上述の如き従来の問題点を解決するためになされたもので、その目的は、ドット間の光度の不均一性を改善したLEDドットマトリクス表示器及びその調光方式を提供することである。またその他の目的は、簡単な構成でドット間の光度の不均一性を改善したLEDドットマトリクス表示器を提供することであ

る。

【0016】

【課題を解決するための手段】上記目的を達成するために、第1の発明の特徴は、LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するデータ記憶部を設け、前記データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動することにある。

【0017】第2の発明の特徴は、LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するROMと、前記ROM中の前記輝度補正データを保持するためのRAMとを設け、外部からの表示データの非入力タイミングに前記ROMから前記RAMへ前記輝度補正データの転送を行い、前記表示データの入力タイミングに該表示データに基づいて前記RAM中の輝度補正データを選定し、この輝度補正データに従って前記各LEDチップを駆動することにある。

【0018】第3の発明の特徴は、LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記LEDチップを駆動するためのデータを保持する第1のRAMを有し該第1のRAM内のデータに従って前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器において、前記表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するROMと、外部からの表示データをデータ出力用のアドレスとした第2のRAMとを設け、前記表示データの非入力タイミングに前記ROMから前記第2のRAMへ前記輝度補正データの転送を行い、この輝度補正データを前記LEDチップ駆動用のデータとして前記第1のRAMに記憶したことにある。

【0019】第4の発明の特徴は、前記第1、第2または第3の発明において、前記表示データが複数ビットの階調データであることにある。

【0020】第5の発明の特徴は、LEDチップをドットマトリクス状に配置した表示部と、前記表示部の各LEDチップを駆動するマトリクスドライバ部と、前記マトリクスドライバ部を制御する制御部とを備えたLEDドットマトリクス表示器に対し、前記表示部のドット間

の光度差が最小となるように各ドット毎にそれぞれの光度に対応して輝度補正データを作成し、前記輝度補正データをデータ記憶部に記憶し、前記データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動することにある。

【0021】

【作用】上述の如き構成によれば、第1の発明は、データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って各LEDチップチップを駆動するようにしたので、表示データに対応した輝度補正データにより各LEDチップの点灯時間を決定することができる。

【0022】第2の発明は、外部からの表示データの非入力タイミングにROMからRAMへ輝度補正データの転送を行い、表示データの入力タイミングに該表示データに基づいてRAM中の輝度補正データを選定し、この輝度補正データに従って各LEDチップチップを駆動するようにしたので、簡単な構成で、輝度補正データによる各LEDチップの点灯時間の決定を行うことができる。

【0023】第3の発明は、表示データの非入力タイミングにROMからRAMへ輝度補正データの転送を行い、この輝度補正データをLEDチップ駆動用のデータとして第1のRAMに記憶したので、表示データをアドレスとして第2のRAMから対応した輝度補正データが第1のRAMへ出力され、この輝度補正データに従って各LEDチップが駆動される。これにより、定期的にデータがリフレッシュされ、且つRAMの高速応答性から、輝度補正データによる表示部の各LEDチップの点灯時間の決定を的確に行うことができる。

【0024】第4の発明は、前記第1、第2または第3の発明において、表示データが複数ビットの階調データであるので、各ドットはこの表示データに対応した輝度補正データに基づいて階調表示が行われる。

【0025】第5の発明は、LEDドットマトリクス表示器に対し、その表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して輝度補正データを作成し、この輝度補正データをデータ記憶部に記憶し、該データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って前記各LEDチップを駆動する調光方法であり、第1の発明と同様に輝度補正データにより各LEDチップの点灯時間を決定することができる。

【0026】

【実施例】以下、本発明の一実施例を図面に基づいて説明する。図1は、本発明を実施したLEDドットマトリクス表示器の構成を示すブロック図である。

【0027】このLEDドットマトリクス表示器は、表示器本体回路50を有し、この表示器本体回路50の入

力側には輝度補正回路60が接続されている。輝度補正回路60は、後述するように表示器本体回路50内の表示部を構成する各LEDチップの輝度を補正するための回路である。

【0028】表示器本体回路50は、各1個の赤色及び緑色LEDチップ1aを1つのドットとして、これを例えば32×32のマトリクス状に配列した表示部1と、該表示部1のLEDチップ1aを順次スキャンするスキャン回路2と、該スキャン回路2のスキャンタイミングに同期して各LEDチップ1aを駆動するデータ出力回路3と、スキャン回路2とデータ出力回路3を制御して前記赤色及び緑色LEDチップ1aをそれぞれ選択的に点灯する制御部4とを備えている。ここで、スキャン回路2とデータ出力回路3でマトリクスドライバ部が構成されている。

【0029】前記制御部4は、赤色輝度補正データBRA〜BRH（8ビット）用の入力端子4a、緑色輝度補正データBGA〜BGH（8ビット）用の入力端子4b、クロック信号CK1、CK2用の入力端子4c、リセット信号RE用の入力端子4d、セレクト信号SE用の入力端子4e、ブライツ信号BR用の入力端子4f、及び発振パルスOSC用の入力端子4gを有している。これら各入力端子4a〜4gは、前記輝度補正回路60の出力側に接続されている。

【0030】クロック信号CK1、CK2用の入力端子4cはクロックセクタ5に接続されている。クロックセクタ5は、切換えスイッチ6からの操作信号により、クロック信号CK1による1相クロックモード、またはクロック信号CK1、CK2による2相クロックモードに切換える機能を有する。なお、本実施例では1相クロックモードに設定されているものとする。

【0031】本装置の表示動作は、クロック信号CK1が32パルス入力され、次の32パルスの第1番目のパルスが入力されるまでの期間を点灯時間に割り付けて行われるものとし（後述する図7を参照）、且つ上下16ドット毎にスキャンするようになっている。すなわち、表示部1のマトリクスを上から16ドット目を境にして、上画面と下画面の各々1行目〜16行目の各16ドット（例えば1ドット置き）が1行ずつ同時に、クロックCK1に同期してスキャンされる。このことから、本装置の行毎の点灯期間は、16回に1回の割合で到来することになる（1/16デューティ）。

【0032】従って、表示部1のマトリクスにおいて、表示動作を行っている行をx（=1〜16）とした場合に、

$$n = 32 \times (16 \times a + x)$$

但し、a：0〜N-1（N：1画面のスキャン回数）となり、本装置の表示動作は、クロック信号CK1のクロックnとクロックn+1との間に行われることになる。

【0033】また、クロックセクタ5の出力側には、

データ入力制御回路7を介して赤色及び緑色輝度補正データ記憶用のRAM8, 9が接続されている。さらに、データ入力制御回路7には、輝度補正データ用の入力端子4a, 4bと、セレクト信号SE用の入力端子4eとが接続され、このデータ入力制御回路7は、クロック信号CK1に同期して入力された赤色及び緑色輝度補正データをセレクト信号SEの“H”レベル時に前記RAM8, 9にそれぞれ記憶する機能を有する。そして、RAM8, 9の出力側が、階調制御回路10, 11を介して前記データ出力回路3に接続されている。

【0034】一方、ブライト信号BR用の入力端子4f、及び発振パルスOSC用の入力端子4gは階調時間検出回路12に接続されている。ここで、ブライト信号BRは、先のクロックCK1のクロックnとクロックn+1との間で設定された点灯時間を更に調整するためのものであり、階調時間検出回路12は、発振パルスOSCを入力し、前記ブライト信号BRで設定された点灯時間を1/256分割して階調時間を算出する機能を有している。

【0035】また、本装置には、クロック信号CK1に同期して動作する面輝度補正検出・演算回路13が設けられている。この面輝度補正検出・演算回路13は、外部のスイッチ14と外部の輝度調整器15とを操作し、該輝度調整器15の設定値に応じて表示部1の全面の輝度を補正するためのデータを演算する。

【0036】階調制御回路10, 11は、前記階調時間検出回路12からの階調時間と前記面輝度補正検出・演算回路13からのデータとを参照して、輝度補正データに基づいて各ドットの光度を256階調に表示すべく、各ドット毎の点灯時間を制御する。

【0037】また、クロックセクタ5の出力側には、直列接続された2段構成の4ビットカウンタ17, 18が接続され、さらに4ビットカウンタの出力側がデコーダ19を介して前記スキャン回路2に接続されている。

【0038】そして、リセット信号RE用の入力端子4が、クロックセクタ5、面輝度補正検出・演算回路13、及び4ビットカウンタ17, 18に接続され、リセット信号REの入力時にはこれら回路をリセットするようになっている。なお、図1中のVcc1は、上述の制御部4の電源端子であり、Vcc2はマトリクスドライバ部の電源端子であり、また、GNDはこれらのグランド端子である。

【0039】図2は、図1に示した輝度補正回路60の構成を示すブロック図である。なお、同図に示すものは、説明の簡略化のため緑色用の構成を省略して赤色用の構成のみを示している。

【0040】この輝度補正回路60は、発振パルスOSCをカウントするカウンタ61と、リセット信号REをカウントするカウンタ62と、クロックCK1をカウントするカウンタ63とを有している。カウンタ61, 6

2の出力側はセクタ64, 65がそれぞれ接続されている。

【0041】セクタ64は、カウンタ61の出力データ及び発振パルスOSCのいずれか一方をセクタ信号SEに基づいて選択し、セクタ65は、カウンタ62の出力データ及びリセットREのいずれか一方をセクタ信号SEに基づいて選択する。そして、セクタ64の出力がカウンタ66の入力となり、セクタ65の出力が該カウンタ66のリセット信号となる。

10 【0042】さらに、カウンタ66の出力データは、アドレスセクタ67の一方入力側に供給されると共に、バッファ68を介して輝度補正データ格納用のROM69のアドレスとして供給されるようになっている。

【0043】一方、カウンタ63からの出力データ（10ビット）は、8ビットの階調データである赤色表示データRA~RHと共にアドレスセクタ67の一方入力側に供給されるようになっている。そして、アドレスセクタ67からの出力がバッファ70を介してRAM71のアドレスとして供給されるようになっている。

20 【0044】また、セクタ64の出力は、バッファ68、及びクロックセクタ72に供給され、クロックセクタ72で選択されたときには、バッファ70のイネーブルEBとなる。前記クロックセクタ72には、セクタ64の出力のほかに、クロックCK1が供給され、クロックセクタ72でクロックCK1が選択されたときには、クロックCK1がバッファ70のイネーブルEBとなる。

30 【0045】さらに、前記カウンタ66, 63のデータ出力、アドレスセクタ67の選択動作、クロックセクタ72の選択動作、RAM71のリード（R）／ライト（W）動作、及びROM69のリード動作は、セクタ信号SEで制御されるようになっている。そのうち、RAM71のリード側はインバート73を介してセレクト信号SEを取り入れ、カウンタ63はセレクト信号SEによりリセットされる。

40 【0046】そして、ROM69の出力側とRAM71の入出力側とが共通接続され、RAM71からの輝度補正データが出力バッファ74を介して前記表示器本体回路50の入力端子4aに供給され、加えて、クロックCK1はバッファ75及び出力バッファ74を介して表示器本体回路50の入力端子4cに供給されるようになっている。同様に、リセット信号RE、セレクト信号SE、ブライト信号BR及び発振パルスOSCが出力バッファ74を介して入力端子4d, 4e, 4f, 4gにそれぞれ供給される。

【0047】図3は、図2に示したROM69及びRAM71のフォーマット形式を示す図である。

【0048】同図に示すように、ROM69には、各ドットに対応したアドレスに輝度補正データが格納されている。このアドレスは、表示部のドット位置を示す10

ビット（＝32×32ドット）のデータと、階調データである8ビット（各色）の表示（入力）データとにより構成されている。本実施例では、図3に示すフォーマット形式のROM69及びRAM71が赤色・緑色に各々必要となる。

【0049】図4は、図1に示した表示部1の詳細な構成図である。

【0050】この表示部1は、マトリクス状に配設された32本のデータラインs1、s2、s3～s32と、32本のスキャンラインp1、p2、p3～p32との交差箇所にLEDチップ1aがそれぞれ接続されて構成されている。なお、図示はしないが、赤色と緑色用のLEDチップ1aに対応して、図4に示すものと同一構成のマトリクス（データラインとスキャンラインが各々32本）が2組配置されているものとする。

【0051】図5（a）、（b）は、前記データ出力回路3及び前記スキャン回路2の構成を示す回路図である。

【0052】データ出力回路3は、図5（a）に示すように入力インバータ31と2段のバイポーラトランジスタ32、33と抵抗34、35、36とから成る1データライン用単位回路を32個設けて構成されている。

【0053】例えばデータラインs1用の入力端子30に“L”レベルの表示データが入力されると、インバータ31の出力側から抵抗34を介してNPNトランジスタ32にベース電流が供給され、該NPNトランジスタ32がオンする。これによって、電源から抵抗36、35及びNPNトランジスタ32を介して電流が流れるので、PNPトランジスタ33がオンし、表示部1のデータラインs1に接続される出力端子37が“H”レベルとなり、データラインs1が活性化される。

【0054】また、スキャン回路2は、図5（b）に示すように2段のバイポーラトランジスタ41、42と抵抗43、44とから成る1スキャンライン用単位回路を32個設けて構成されている。

【0055】例えば入力端子40に“H”レベルが入力されると、抵抗43を介してNPNトランジスタ41にベース電流が供給され、該NPNトランジスタ41がオンする。これによって、電源から抵抗44及びNPNトランジスタ41を介してNPNトランジスタ42のベースへ電流が流れるので、NPNトランジスタ42がオンし、表示部1の例えばスキャンラインp1に接続される各出力端子45が“L”レベルとなり、該スキャンラインp1が活性化される。その結果、例えばデータラインs1とスキャンラインp1とにそれぞれ接続されたLEDチップ1aが発光するようになっている。

【0056】次に、以上のように構成されるLEDドットマトリクス表示器の動作及びその調光方法を図6及び図7のタイムチャートを用いて説明する。

【0057】まず、光度測定器を用いて表示部1の各ド

ット毎の光度を測定し、光度測定データを作成する。さらに、作成された光度測定データを基に、ドット間の光度差が最小となるように各ドットに対応した輝度補正データを作成する。そして、作成された輝度補正データを、図3に示すフォーマットで予めROM69に格納しておく。

【0058】図6に示すように、本実施例のクロック信号CK1は、32クロック毎に間欠した1024個のクロックが繰り返される。セレクト信号SEが“L”レベルの時（～時刻t1）では、アドレスセクタ67がカウンタ66側を選択し、クロックセクタ72はセクタ64の出力側を選択し、RAM71はライトモードとなり、そしてカウンタ66及びROM69がイネーブルとなる。これによって、このカウンタ66の出力データがアドレスとしてバッファ68を介してROM69へ供給され、ROM69からRAM71へ輝度補正データが書き込まれる。

【0059】その後、時刻t1を経過してセレクト信号SEが“H”レベルになると、カウンタ66は動作を停止し、アドレスセクタ67がカウンタ63及び表示データRA～RH側を選択し、クロックセクタ72はクロックCK1を選択し、RAM71はリードモードとなる。これによって、RAM71は、アドレスセクタ67からの出力データ（18ビット）をアドレスとして、記憶している輝度補正データをクロックCK1に同期して前記表示器本体回路50の入力端子4aへ読み出す。この動作は、セレクト信号SEが“H”レベル時の時刻t2まで行われる。

【0060】図7は、前述したセレクト信号SEが“H”レベルとなる期間の表示動作を示すタイムチャートである。

【0061】上述の如く作成した輝度補正データは上記表示器本体回路50の入力端子4a、4bより供給される。図7の時刻t11では、1パルスのリセット信号REが入力され、その後の時刻t12、t13ではセレクト信号SE及びブライツ信号BRが順次“H”レベルになる。さらに、時刻t14において、クロック信号CK1の最初の1クロックが立ち上がる。

【0062】すると、このクロック信号CK1の最初の32クロックに同期して、画面の1行目の輝度補正データS1（32ドット分）がデータ入力制御回路7を介してRAM8、9に記憶される。なお、このブライツ信号BRが“H”レベルの期間（時刻t13～時刻t15）では表示動作がオフ状態となっている。

【0063】続く、ブライツ信号BRが“L”レベルとなる表示期間（時刻t15～時刻t16）では、RAM8、9から、今回記憶した画面の1行目に対応する輝度補正データS1（16ドット分）と、前回記憶した画面の17行目に対応する輝度補正データS17（16ドット分）とを読み出し、これらを階調制御回路10、11に

供給する。

【0064】階調制御回路10、11では、今回入力された輝度補正データS1、S17（1、17行目）に対応する各ドットの光度を階調表示すべく、その点灯時間が、階調時間検出回路12からの前記階調時間と面輝度補正検出・演算回路113からのデータとを参照して該輝度補正データによって決定される。

【0065】その後の時刻t16～t17の期間では、前記t14～t15と同様の動作が行われ、2行目の輝度補正データS2が取り込まれる。

【0066】そして、続く時刻t17に至る期間では、2行目の輝度補正データS2と18行目の輝度補正データS18とにより、前記時刻t15～t16の期間と同様に、2行目と18行目の各16ドットの表示動作が行われる。

【0067】以後、同様にして、3行目～32行目の輝度補正データS3～S32が取り込まれると共に、上下画面の各行の16ドット毎の表示動作が行われる。

【0068】また、ROM65からRAMへ輝度補正データを転送するためには、2¹⁸クロックが必要となる。この場合、
2¹⁸≒262¹

である。ここで、本実施例のLEDドットマトリクス表示器において画面を構成する際に、CRTの標準であるVGAモード（640×480ドット）であれば、ドットクロック（クロックCK1）の周波数が約25MHzである。このため、発振パルスOSCの周波数が10MHz程度となっていると、VGAモードの規格により、水平同期信号間のドットクロック数が840クロック、水垂直同期信号間の水平同期信号数が520本であることより、

$$840 \times 520 \div 436800 = 436^1$$

となり、436¹クロック分で1画面を構成していることから、2画面に1回の割合でRAM中の輝度補正データをリフレッシュすることができる。さらに、発振パルスOSCをドットクロックと同じ周波数で使用する場合には、1画面に1回の割合でリフレッシュができる。

【0069】このように本実施例によれば、セレクト信号SEの“H”レベル時にRAMからの輝度補正データの出力が可能となり、表示データをアドレスとしてRAMから対応した輝度補正データが出力され、この輝度補正データに従って表示部の各LEDチップを駆動する。これにより、表示データにより指定したアドレスの輝度補正データにより、表示部の各LEDの点灯時間を決定することができる。

【0070】従って、表示部のドット間に光度のばらつきがあっても、この光度のばらつきを最小にするように輝度補正データを作成し、この輝度補正データを表示データに対応して出力することにより、低コストで高品位の表示器を得ることができる。

【0071】なお、本発明は上記実施例に限定されず種々の変形が可能である。

【0072】例えば、上記実施例では赤色及び緑色の2色で装置を構成したが、赤色、緑色、青色の各色のLEDチップ1aを使用してフルカラータイプの表示器としてもよい。

【0073】また、上記実施例では、輝度補正データを保持するデータ記憶部が、図2のRAM67（1段目）と図1のRAM（2段目）8または9とで2段構成となっており、セレクト信号SEの“H”レベル時にRAM67からRAM8または9へ輝度補正データを転送するようになっているが、これをRAM67には表示データを保持させ、これを絶えずRAM8または9のアドレスとして出力し、RAM8、9に輝度補正データを持たせるようにしてもよい。

【0074】また、輝度補正データをディジタル／アナログ変換によりアナログ電圧として、このアナログの電圧をデータ出力回路の入力端子30に供給し、LEDチップの光度を調整して階調するようにしてもよい。

【0075】また、上記実施例では1相クロックモードの動作を説明したが、2相クロックモードであっても図8に示すように上記実施例と同様の動作が行われる。

【0076】

【発明の効果】以上詳細に説明したように、第1の発明によれば、表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するデータ記憶部を設け、このデータ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って各LEDチップを駆動するようにしたので、輝度補正データにより、表示部の各LEDチップの点灯時間を決定することができ、表示部の各ドット毎の光度差を改善するために、LEDチップの選定作業などを行う必要がなくなる。これにより、低コストでドット間の光度差を改善することが可能となる。

【0077】第2の発明によれば、表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して作成された輝度補正データを記憶するROMと、前記ROM中の前記輝度補正データを保持するためのRAMとを設け、外部からの表示データの非入力タイミングに前記ROMから前記RAMへ前記輝度補正データの転送を行い、前記表示データの入力タイミングに該表示データに基づいて前記RAM中の輝度補正データを選定し、この輝度補正データに従って前記各LEDチップを駆動するようにしたので、簡単な構成で、輝度補正データによる各LEDチップの点灯時間の決定を行うことができ、より低コストでドット間の光度差を改善することが可能となる。

【0078】第3の発明によれば、表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度

に対応して作成された輝度補正データを記憶するROMと、外部からの表示データをデータ出力用のアドレスとした第2のRAMとを設け、前記表示データの非入力タイミングに前記ROMから前記RAMへ前記輝度補正データの転送を行い、この輝度補正データを前記LEDチップ駆動用のデータとして第1のRAMに記憶したので、簡単な構成で、輝度補正データによる各LEDチップの点灯時間の決定を的確に行うことができ、低コストでドット間の光度差を改善することが可能となると共に製品の高品位化がより一層図られる。

【００７９】第４の発明によれば、前記第１、第２または第３の発明において、前記表示データを複数ビットの階調データとしたので、各ドットの階調表示を行いつつ各ドット毎の光度差を最小にすることが可能となる。

【００８０】第５の発明によれば、ＬＥＤドットマトリクス表示器に対し、その表示部のドット間の光度差が最小となるように各ドット毎にそれぞれの光度に対応して輝度補正データを作成し、前記輝度補正データをデータ記憶部に記憶し、前記データ記憶部中の輝度補正データを外部からの表示データに基づいて選定し、この輝度補正データに従って各ＬＥＤチップを駆動するので、第１の発明と同様の効果が得られる。

【図面の簡単な説明】

【図１】本発明を実施したLEDドットマトリクス表示器の構成を示すブロック図である。

【図２】図１に示した輝度補正回路６０の構成を示すブロック図である。

【図3】図2に示したROM65及びRAM67のフォーマット形式を示す図である。

【図 4】 図 1 に示した表示部 1 の詳細な構成図である。 * 30

*【図5】前記データ出力回路3及び前記スキャン回路2の構成を示す回路図である。

【図6】本実施例の輝度補正回路の動作を示すタイムチャートである。

【図 7】本実施例の表示器本体回路の動作を示すタイムチャートである。

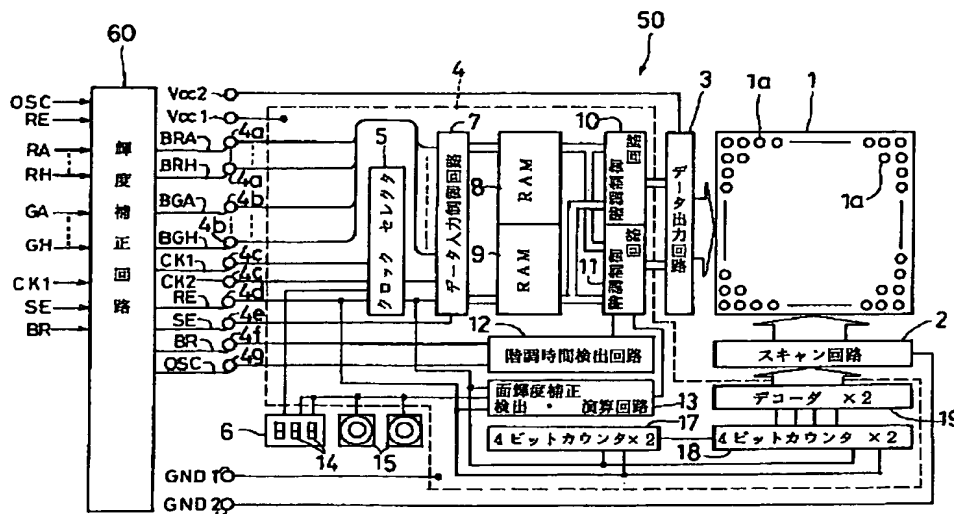
【図8】2相クロックモード時の動作を示すタイムチャートである。

【図9】従来のLEDドットマトリクス表示器の構成を示すブロック図である。

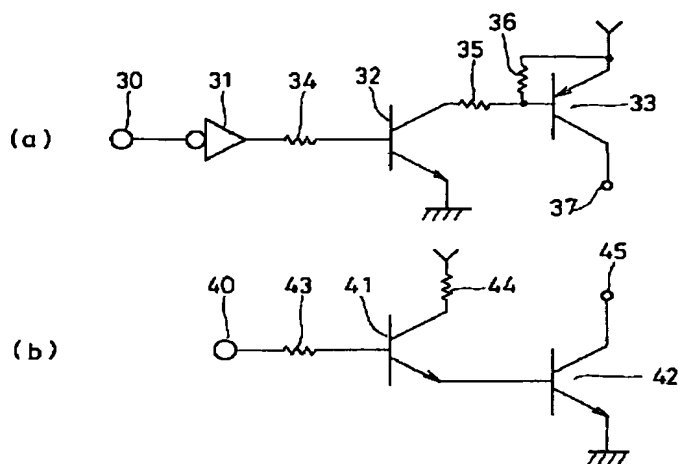
【符号の説明】

- 1 表示部
- 1 a LEDチップ
- 2 スキャン回路
- 3 データ出力回路
- 4 制御部
- 5, 6 8クロックセレクト
- 6 切換えスイッチ
- 7 データ入力制御回路
- 8, 9 第1のRAM
- 10, 11 階調制御回路
- 12 階調時間検出回路
- 17, 18 4ビットカウンタ
- 19 デコーダ
- 50 表示器本体回路
- 60 輝度補正回路
- 61, 62 カウンタ
- 63 アドレスセレクト
- 65 ROM
- 67 第2のRAM

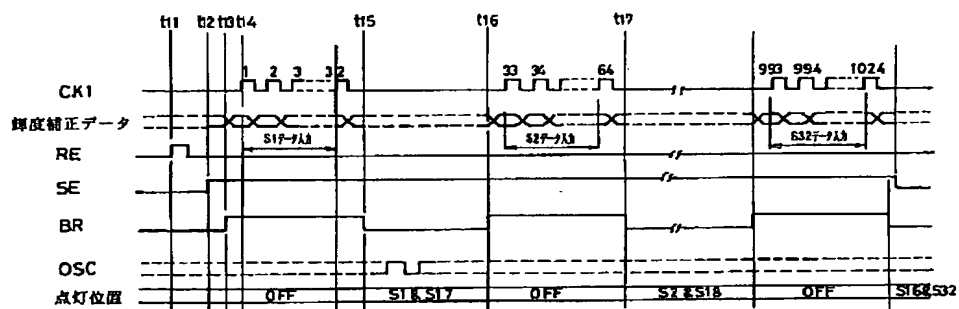
【図 1】



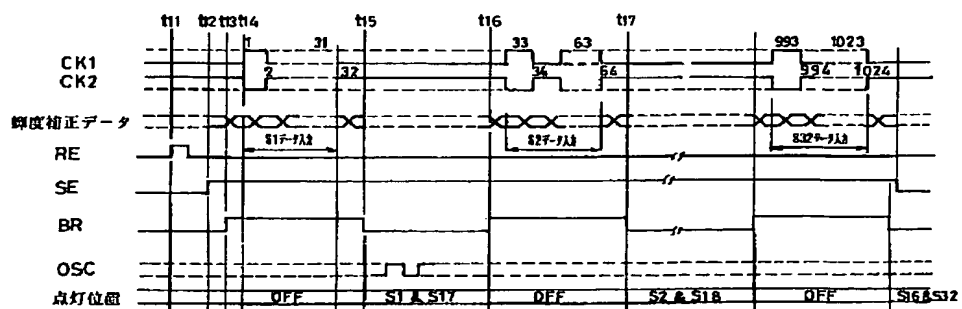
【図 5】



【図 7】



【図 8】



【図9】

